

W. Schiffmann, R. Schmitz, J. Weiland

Technische Informatik

Übungsbuch

3. Auflage

Vorwort zur dritten Auflage

Dieses Übungsbuch zur Technischen Informatik entstand aus Lehrveranstaltungen, die wir seit mehreren Jahren an den Universitäten Hagen und Koblenz für Informatikstudenten anbieten. Die positive Resonanz auf die beiden Lehrbücher, die unter dem gleichen Titel nun bereits in mehreren Auflagen vorliegen, ermunterte uns, auch ein entsprechendes Übungsbuch zu erstellen. Die vorliegende dritte überarbeitete Auflage des Übungsbandes soll daher als Ergänzung zu den beiden Lehrbüchern *Schiffmann/Schmitz: Technische Informatik Bd. 1: Grundlagen der digitalen Elektronik* sowie *Bd. 2: Grundlagen der Computertechnik* dienen. Gegenüber der zweiten Auflage wurden im Kapitel *Computertechnik* zehn neue Aufgaben hinzugefügt.

Neben das theoretische Studium sollten Übungen treten, um einerseits die praktische Anwendung der Theorie zu verdeutlichen und andererseits ihr Verständnis zu vertiefen bzw. zu festigen. Mit der vorliegenden Auswahl von Aufgaben und Lösungen haben wir versucht, diesen beiden Aspekten gerecht zu werden. Wie in den beiden Lehrbüchern beschränken wir uns auch hier auf die *Grundlagen* der Technischen Informatik und schließen dabei auch die Grundlagen der Elektronik ein, obwohl diese nicht direkt zur Technischen Informatik gehören.

Digitale Informationsverarbeitung beruht auf der Darstellung von Daten durch elektrische Ströme oder Spannungen. Derart repräsentierte Daten können schnell und einfach übertragen, elektronisch verknüpft oder gespeichert werden. Die Grundlage für die Analyse dieser Vorgänge bildet also die Elektrotechnik. Wir haben uns deshalb bemüht, einige Aufgaben aus diesem Bereich zu finden, die für die Informatik von besonderem Interesse sind. Es folgen Aufgaben zu Halbleiterbauelementen und einfachen elektronischen Verknüpfungsgliedern.

Ein Schwerpunkt der Aufgaben konzentriert sich auf die Themenbereiche *Schaltnetze* und *Schaltwerke*, die die Basis aller digitalen Systeme zur Informationsverarbeitung bilden. Anhand der ausgewählten Aufgaben sollen vor allem verschiedene Methoden zur Analyse und Synthese dieser grundlegenden Funktionseinheiten von Computern eingeübt werden. Neben der Anwendung von KV-Tafeln, die eine Standardmethode zur Minimierung von Schaltfunktionen darstellen, wird auch das weniger geläufige Verfahren von Quine-McCluskey benutzt. Im Anhang findet man eine vergleichende Gegenüberstellung dieser beiden Optimierungsverfahren.

Während die meisten Aufgaben des Übungsbuchs sich auf den Band 1 der Lehrbücher beziehen, sind im letzten Kapitel die Aufgaben zur Computertechnik zusammengestellt. Ergänzend zu den Beispielen im Band 2 findet man hier weitere Aufga-

ben zu den Simulationsprogrammen **opw** und **ralu**, die kostenlos über die Webseite „Technische-Informatik-Online.de“ bereitgestellt werden. Mit Hilfe dieser beiden Programme können eigene Steueralgorithmen bzw. Mikroprogramme auf einer „virtuellen“ Hardware praktisch erprobt werden. Beide oben genannten Programme sind sowohl im C-Quellcode (Benutzung über eine Shell) als auch im Maschinencode für die WINDOWS-Oberfläche verfügbar. Darüber hinaus findet man auf der Webseite auch Hilfsprogramme zur Lösung der Aufgaben aus dem Bereich Zahlendarstellung und asynchroner Kommunikation.

Das Buch besteht im wesentlichen aus zwei Teilen – den Aufgabenstellungen und den Musterlösungen. Diese Zweiteilung soll den Benutzer motivieren, zunächst selbständig eine Lösung zu erarbeiten und diese später anhand der Musterlösung zu überprüfen. Die Aufgaben sind gemäß den Themen in den beiden Lehrbüchern geordnet, so dass die zugrundeliegende Theorie parallel dazu erarbeitet werden kann. Teilweise bauen die Aufgaben auch aufeinander auf, was durch Querverweise gekennzeichnet ist. Jede Aufgabe trägt außerdem eine Kurzbezeichnung, um das dort behandelte Problem möglichst prägnant zu charakterisieren.

Die Lösungen zu den Aufgaben findet man im zweiten Teil des Buches. Natürlich handelt es sich dabei nicht um *die* Standardlösungen schlechthin. Es werden aber nicht nur einfach die Endergebnisse präsentiert, sondern wir haben uns bemüht, dem Leser unseren Lösungsweg verständlich und übersichtlich darzulegen. Dadurch hat man z.B. die Möglichkeit, jederzeit die Musterlösung zu verlassen, wenn der Einstieg in eine Lösung gefunden ist. Darüberhinaus wurden häufig alternative Lösungswege angegeben.

Im Anhang werden schließlich einige Hilfsmittel beschrieben, die für die Lösung bestimmter Aufgaben nützlich sind. Dabei handelt es sich meistens um abgeleitete Formeln, die bei ihrer Anwendung einige Zusatzrechnungen ersparen können.

Wie Eingangs bereits bemerkt wurde, soll das Übungsbuch als eine Ergänzung zu den beiden Lehrbüchern betrachtet werden. Da diese ausführliche Literaturhinweise zur erforderlichen Theorie enthalten, haben wir hier auf ein Literaturverzeichnis verzichtet.

Ein Sachverzeichnis am Ende des Übungsbuchs erleichtert den Zugriff auf Aufgaben und Lösungen zu bestimmten Themengebieten.

Für die Hilfe, das Buch mit dem \LaTeX -Formatiersystem zu setzen, möchten wir uns besonders bei Frau Franzen bedanken. Frau Hestermann-Beyerle und Herrn Dr. Merkle vom Springer-Verlag sei für die gute und freundliche Zusammenarbeit gedankt. Weiterhin danken wir allen unseren Familienangehörigen, Freunden und Kollegen deren Zuspruch und Ermunterung uns angespornt hat. Wir danken auch Herrn Prof. Dr. H. Druxes, dass er unsere Arbeit unterstützt hat. Wir hoffen, dass dieses Buch bei vielen Studenten und Interessierten Anklang findet.

Hagen und Koblenz, im Dezember 2003

Wolfram Schiffmann
Robert Schmitz
Jürgen Weiland

Inhaltsverzeichnis

| | |
|--|----|
| Teil I – Aufgaben | 1 |
| 1 Grundlagen der Elektrotechnik | 3 |
| Aufgabe 1: Punktladungen | 3 |
| Aufgabe 2: Elektronenstrahlröhre | 3 |
| Aufgabe 3: Kapazität eines Koaxialkabels | 5 |
| Aufgabe 4: Elektronenbeweglichkeit in Metallen | 5 |
| Aufgabe 5: Widerstandsnetzwerk 1 | 6 |
| Aufgabe 6: Widerstandsnetzwerk 2 | 7 |
| Aufgabe 7: Maschenregel | 7 |
| Aufgabe 8: Zwei Spannungsquellen | 8 |
| Aufgabe 9: Strom- und Spannungsfehlerschaltung | 8 |
| Aufgabe 10: Messbereichserweiterung | 8 |
| Aufgabe 11: Dreieck- und Sternschaltung | 9 |
| Aufgabe 12: Wheatstonebrücke | 9 |
| Aufgabe 13: Lorentzkraft | 10 |
| Aufgabe 14: Effektivwert | 11 |
| Aufgabe 15: Oszilloskop | 12 |
| Aufgabe 16: Induktion | 13 |
| Aufgabe 17: Kondensatoraufladung | 13 |
| Aufgabe 18: RC-Glied | 13 |
| Aufgabe 19: Impulse auf Leitungen | 14 |
| Aufgabe 20: Datenübertragung | 14 |
| 2 Halbleiterbauelemente | 16 |
| Aufgabe 21: Bändermodell | 16 |
| Aufgabe 22: Diodenkennwerte messen | 16 |
| Aufgabe 23: Diodenkennlinien erstellen | 16 |
| Aufgabe 24: Freilaufdiode | 17 |
| Aufgabe 25: Zenerdiode | 17 |
| Aufgabe 26: Transistor-Kennlinie | 18 |

| | |
|--|----|
| 3 Elektronische Verknüpfungsglieder | 20 |
| Aufgabe 27: RTL-NICHT-Glied | 20 |
| Aufgabe 28: TTL-Glieder | 21 |
| Aufgabe 29: Signalübergangszeiten eines CMOS-NICHT-Gliedes | 23 |
| Aufgabe 30: CMOS-NOR-Glied | 24 |
| 4 Schaltnetze | 25 |
| Aufgabe 31: Wechselschalter | 25 |
| Aufgabe 32: Schaltnetz mit 3 Variablen | 26 |
| Aufgabe 33: Vierstufiges Schaltnetz | 27 |
| Aufgabe 34: Dreistufiges Schaltnetz | 28 |
| Aufgabe 35: NAND-Logik | 28 |
| Aufgabe 36: NOR-Logik | 29 |
| Aufgabe 37: Synthese mit 4 Variablen | 29 |
| Aufgabe 38: Implikation | 29 |
| Aufgabe 39: Quine-McCluskey | 30 |
| Aufgabe 40: Lastkontrolle | 30 |
| Aufgabe 41: Paritätsbit | 31 |
| Aufgabe 42: Analyse eines TTL-Bausteines | 31 |
| Aufgabe 43: 1-Bit Volladdierer | 32 |
| Aufgabe 44: 4-Bit Subtrahierer | 32 |
| Aufgabe 45: Normalform-Paralleladdierer | 32 |
| Aufgabe 46: Multiplizierer | 32 |
| Aufgabe 47: 1-Bit ALU | 33 |
| Aufgabe 48: Multiplexer | 34 |
| Aufgabe 49: Dual- zu Siebensegmentdekoder | 34 |
| Aufgabe 50: Hazards | 35 |
| 5 Speicherglieder | 36 |
| Aufgabe 51: Dynamische Eintransistor-Speicherzelle | 36 |
| Aufgabe 52: RS-Kippglied | 37 |
| Aufgabe 53: D-Kippglied mit Taktzustandssteuerung | 38 |
| Aufgabe 54: Übergangsfunktion des JK-Flipflop | 39 |
| Aufgabe 55: JK-Master-Slave-Kippglied | 39 |
| Aufgabe 56: D-Kippglied mit Taktflankensteuerung | 40 |

| | |
|---|----|
| 6 Schaltwerke | 42 |
| Aufgabe 57: Schaltwerk mit JK-Flipflops | 42 |
| Aufgabe 58: Asynchrones Schaltwerk | 43 |
| Aufgabe 59: 2-Bit-Synchronzähler | 44 |
| Aufgabe 60: 3-Bit-Synchronzähler | 44 |
| Aufgabe 61: Medvedev-Automaten | 45 |
| Aufgabe 62: Johnsonzähler | 45 |
| Aufgabe 63: Serienaddierer | 46 |
| Aufgabe 64: Entwurfsschritte | 47 |
| Aufgabe 65: Synchronzähler | 47 |
| Aufgabe 66: Modulo-4 Zähler | 47 |
| Aufgabe 67: Zustandsautomaten | 48 |
| Aufgabe 68: Schieberegister | 48 |
| Aufgabe 69: Mikroprogrammsteuerwerk | 50 |
| Aufgabe 70: 4-Bit Synchronzähler | 51 |
| Aufgabe 71: Umschaltbarer 3-Bit-Synchronzähler | 51 |
| Aufgabe 72: PLA-Baustein | 51 |
| Aufgabe 73: 8421-BCD-Code Tester | 52 |
| 7 Computertechnik | 53 |
| Aufgabe 74: Maximale Taktfrequenz | 53 |
| Aufgabe 75: Operationswerk | 53 |
| Aufgabe 76: Dualzahlen | 53 |
| Aufgabe 77: Hexadezimalzahlen | 54 |
| Aufgabe 78: Umwandlung natürlicher Zahlen | 54 |
| Aufgabe 79: Umwandlung gebrochener Zahlen | 54 |
| Aufgabe 80: Subtraktion von Dualzahlen | 55 |
| Aufgabe 81: Zweierkomplement | 55 |
| Aufgabe 82: Subtraktionsprogramm | 55 |
| Aufgabe 83: Multiplikation und Division in dualer Darstellung | 55 |
| Aufgabe 84: Multiplikationsprogramm | 56 |
| Aufgabe 85: Bereichsüberschreitung beim Zweierkomplement | 56 |
| Aufgabe 86: 8-Bit Subtraktionen im Dualsystem | 56 |
| Aufgabe 87: Umrechnung von m/s in km/h | 57 |
| Aufgabe 88: Bestimmung des Logarithmus zur Basis 2 | 57 |
| Aufgabe 89: Befehlssatz eines Prozessors | 57 |
| Aufgabe 90: Fahrenheit nach Celsius | 59 |
| Aufgabe 91: Briggscher Logarithmus | 59 |
| Aufgabe 92: Exponent für Gleitkommaformat nach IEEE-754 | 59 |
| Aufgabe 93: Gleitkomma-Multiplikation | 60 |
| Aufgabe 94: Branch Target Cache | 60 |

| | |
|---|------------|
| Aufgabe 95: Analyse von CISC–Assembler | 60 |
| Aufgabe 96: CISC versus RISC | 61 |
| Aufgabe 97: Scheduling und Renaming | 62 |
| Aufgabe 98: Magnetisierungsmuster | 63 |
| Aufgabe 99: Cyclic Redundancy Check | 63 |
| Aufgabe 100: Virtueller Speicher mit Paging–Technik | 63 |
| Aufgabe 101: Tastenfeld | 64 |
| Aufgabe 102: Parallele Schnittstelle | 65 |
| Aufgabe 103: Asynchrone Übertragung | 65 |
| | |
| Teil II – Lösungen | 67 |
| | |
| 1 Grundlagen der Elektrotechnik | 69 |
| Lösung 1: Punktladungen | 69 |
| Lösung 2: Elektronenstrahlröhre | 72 |
| Lösung 3: Kapazität eines Koaxialkabels | 74 |
| Lösung 4: Elektronenbeweglichkeit in Metallen | 76 |
| Lösung 5: Widerstandsnetzwerk 1 | 77 |
| Lösung 6: Widerstandsnetzwerk 2 | 78 |
| Lösung 7: Maschenregel | 81 |
| Lösung 8: Zwei Spannungsquellen | 81 |
| Lösung 9: Strom– und Spannungsfehlerschaltung | 82 |
| Lösung 10: Messbereichserweiterung | 84 |
| Lösung 11: Dreieck– und Sternschaltung | 85 |
| Lösung 12: Wheatstonebrücke | 87 |
| Lösung 13: Lorentzkraft | 89 |
| Lösung 14: Effektivwert | 90 |
| Lösung 15: Oszilloskop | 92 |
| Lösung 16: Induktion | 93 |
| Lösung 17: Kondensatoraufladung | 93 |
| Lösung 18: RC–Glied | 94 |
| Lösung 19: Impulse auf Leitungen | 95 |
| Lösung 20: Datenübertragung | 97 |
| | |
| 2 Halbleiterbauelemente | 101 |
| Lösung 21: Bändermodell | 101 |
| Lösung 22: Diodenkennwerte messen | 102 |
| Lösung 23: Diodenkennlinien erstellen | 103 |
| Lösung 24: Freilaufdiode | 105 |
| Lösung 25: Zenerdiode | 106 |
| Lösung 26: Transistor–Kennlinie | 107 |

| | |
|---|-----|
| 3 Elektronische Verknüpfungsglieder | 109 |
| Lösung 27: RTL-NICHT-Glied | 109 |
| Lösung 28: TTL-Glieder | 111 |
| Lösung 29: Signalübergangszeiten eines CMOS-NICHT-Gliedes | 115 |
| Lösung 30: CMOS-NOR-Glied | 118 |
| | |
| 4 Schaltnetze | 120 |
| Lösung 31: Wechselschalter | 120 |
| Lösung 32: Schaltnetz mit 3 Variablen | 122 |
| Lösung 33: Vierstufiges Schaltnetz | 123 |
| Lösung 34: Dreistufiges Schaltnetz | 129 |
| Lösung 35: NAND-Logik | 131 |
| Lösung 36: NOR-Logik | 131 |
| Lösung 37: Synthese mit 4 Variablen | 132 |
| Lösung 38: Implikation | 134 |
| Lösung 39: Quine-McCluskey | 135 |
| Lösung 40: Lastkontrolle | 141 |
| Lösung 41: Paritätsbit | 142 |
| Lösung 42: Analyse eines TTL-Bausteines | 145 |
| Lösung 43: 1-Bit Volladdierer | 148 |
| Lösung 44: 4-Bit Subtrahierer | 149 |
| Lösung 45: Normalform-Paralleladdierer | 151 |
| Lösung 46: Multiplizierer | 154 |
| Lösung 47: 1-Bit ALU | 158 |
| Lösung 48: Multiplexer | 165 |
| Lösung 49: Dual- zu Siebensegmentdekoder | 167 |
| Lösung 50: Hazards | 168 |
| | |
| 5 Speicherglieder | 170 |
| Lösung 51: Dynamische Eintransistor-Speicherzelle | 170 |
| Lösung 52: RS-Kippglied | 174 |
| Lösung 53: D-Kippglied mit Taktzustandssteuerung | 175 |
| Lösung 54: Übergangsfunktion des JK-Flipflop | 176 |
| Lösung 55: JK-Master-Slave-Kippglied | 177 |
| Lösung 56: D-Kippglied mit Taktflankensteuerung | 178 |

| | |
|--|-----|
| 6 Schaltwerke | 179 |
| Lösung 57: Schaltwerk mit JK-Flipflops | 179 |
| Lösung 58: Asynchrones Schaltwerk | 180 |
| Lösung 59: 2-Bit-Synchronzähler | 183 |
| Lösung 60: 3-Bit-Synchronzähler | 183 |
| Lösung 61: Medvedev-Automaten | 185 |
| Lösung 62: Johnsonzähler | 185 |
| Lösung 63: Serienaddierer | 186 |
| Lösung 64: Entwurfsschritte | 188 |
| Lösung 65: Synchronzähler | 191 |
| Lösung 66: Modulo-4 Zähler | 192 |
| Lösung 67: Zustandsautomaten | 196 |
| Lösung 68: Schieberegister | 199 |
| Lösung 69: Mikroprogrammsteuerwerk | 201 |
| Lösung 70: 4-Bit Synchronzähler | 202 |
| Lösung 71: Umschaltbarer 3-Bit-Synchronzähler | 202 |
| Lösung 72: PLA-Baustein | 204 |
| Lösung 73: 8421-BCD-Code Tester | 206 |
| 7 Computertechnik | 212 |
| Lösung 74: Maximale Taktfrequenz | 212 |
| Lösung 75: Operationswerk | 212 |
| Lösung 76: Dualzahlen | 213 |
| Lösung 77: Hexadezimalzahlen | 213 |
| Lösung 78: Umwandlung natürlicher Zahlen | 214 |
| Lösung 79: Umwandlung gebrochener Zahlen | 215 |
| Lösung 80: Subtraktion von Dualzahlen | 216 |
| Lösung 81: Zweierkomplement | 217 |
| Lösung 82: Subtraktionsprogramm | 219 |
| Lösung 83: Multiplikation und Division in dualer Darstellung | 219 |
| Lösung 84: Multiplikationsprogramm | 220 |
| Lösung 85: Bereichsüberschreitung beim Zweierkomplement | 221 |
| Lösung 86: 8-Bit Subtraktionen im Dualsystem | 222 |
| Lösung 87: Umrechnung von m/s in km/h | 224 |
| Lösung 88: Bestimmung des Logarithmus zur Basis 2 | 225 |
| Lösung 89: Befehlssatz eines Prozessors | 227 |
| Lösung 90: Fahrenheit nach Celsius | 231 |
| Lösung 91: Briggscher Logarithmus | 232 |
| Lösung 92: Exponent für Gleitkommaformat nach IEEE-754 | 233 |
| Lösung 93: Gleitkomma-Multiplikation | 234 |
| Lösung 94: Branch Target Cache | 235 |

| | |
|---|------------|
| Lösung 95: Analyse von CISC–Assembler | 235 |
| Lösung 96: CISC versus RISC | 236 |
| Lösung 97: Scheduling und Renaming | 236 |
| Lösung 98: Magnetisierungsmuster | 237 |
| Lösung 99: Cyclic Redundancy Check | 239 |
| Lösung 100: Virtueller Speicher mit Paging–Technik | 239 |
| Lösung 101: Tastenfeld | 241 |
| Lösung 102: Parallele Schnittstelle | 242 |
| Lösung 103: Asynchrone Übertragung | 242 |
| | |
| Teil III – Anhang | 249 |
| | |
| A Wissenschaftliche Gleichungen | 251 |
| A.1 Größengleichungen | 251 |
| A.2 Einheitengleichungen | 251 |
| A.3 Zugeschnittene Größengleichungen | 252 |
| | |
| B Anwendungen des Ohmschen Gesetzes | 253 |
| B.1 Spannungsteilerregel | 253 |
| B.2 Stromteilerregel | 254 |
| | |
| C Anwendungen der Kirchhoffschen Sätze | 255 |
| C.1 Maschenstromverfahren | 255 |
| | |
| D Schaltnetzentwurf | 261 |
| D.1 Schaltnetzentwurf mit NAND–Gliedern | 261 |
| D.2 Schaltnetzentwurf mit NOR–Gliedern | 262 |
| D.3 Minimierungsverfahren im Vergleich: Quine–McCluskey und Karnaugh– Veitch | 262 |
| | |
| E Simulationsprogramme | 267 |
| E.1 Simulationsprogramm eines Operationswerks | 267 |
| E.1.1 Aufbau des Operationswerks | 267 |
| E.1.2 Benutzung des Programms | 267 |
| E.1.3 Betriebsarten und Befehle | 269 |
| Interaktiv–Modus | 269 |
| Programm–Modus | 271 |
| E.2 RALU–Simulation | 272 |
| E.2.1 Aufbau der RALU | 272 |
| E.2.2 Benutzung des Programms | 272 |
| E.2.3 Setzen von Registern | 273 |

| | | |
|------------------------|--|------------|
| E.2.4 | Steuerwort der RALU | 273 |
| E.2.5 | Takten und Anzeigen der RALU | 274 |
| E.2.6 | Statusregister und Sprungbefehle | 275 |
| E.2.7 | Kommentare und Verkettung von Befehlen | 275 |
| Sachverzeichnis | | 277 |

1 Grundlagen der Elektrotechnik

Aufgabe 1: Punktladungen

Gegeben sind drei Punktladungen im materiefreien Raum, die wie in Abb. A1.1 angeordnet sind.

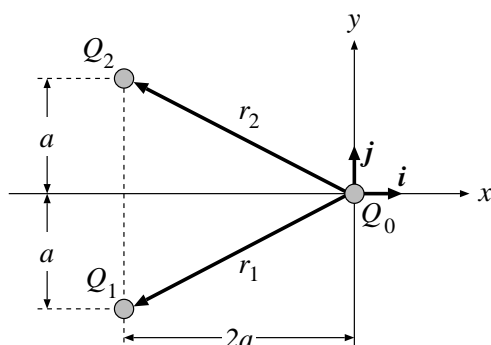


Abb. A1.1: Drei Punktladungen

Für die Ladungen und deren Abstände zu Q_0 gilt dabei:

$$|Q_0| = |Q_1| = |Q_2|, \quad |\mathbf{r}_1| = |\mathbf{r}_2|$$

Bestimmen Sie die Gesamtkraft, die die Ladungen Q_1 und Q_2 auf Q_0 ausüben, wenn

A.1.1: alle Ladungen positiv sind,

A.1.2: alle Ladungen negativ sind,

A.1.3: Q_1 negativ ist und Q_2 und Q_0 positiv sind.

A.1.4: Wie groß ist die elektrische Feldstärke am Ort von Q_0 für den Fall, dass Q_1 positiv und Q_2 negativ ist ?

Lösung auf Seite 69

Aufgabe 2: Elektronenstrahlröhre

Abbildung A2.1 zeigt den Aufbau einer Elektronenstrahlröhre. Die Elektronenbewegung wird auf dem Weg von der Kathode K zum Bildschirm S bezüglich Geschwindigkeit

Aufgabe 6: Widerstandsnetzwerk 2

Gegeben ist das Netzwerk aus Abb. A6.1.

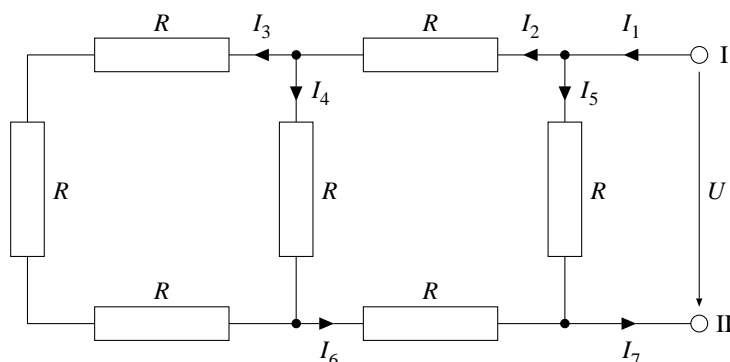


Abb. A6.1: Widerstandsnetzwerk zur Aufgabe 6

A.6.1: Berechnen Sie den Gesamtwiderstand zwischen den Punkten I und II, wenn jeder Widerstand der angegebenen Schaltung den Wert $R = 1 \Omega$ hat !

A.6.2: Zwischen den Punkten I und II wird eine Spannung $U = 10 \text{ V}$ angelegt. Wie groß sind die Ströme I_1 bis I_7 ?

Lösung auf Seite 78

Aufgabe 7: Maschenregel

Gegeben ist ein Netz mit 5 Knoten (Abb. A7.1).

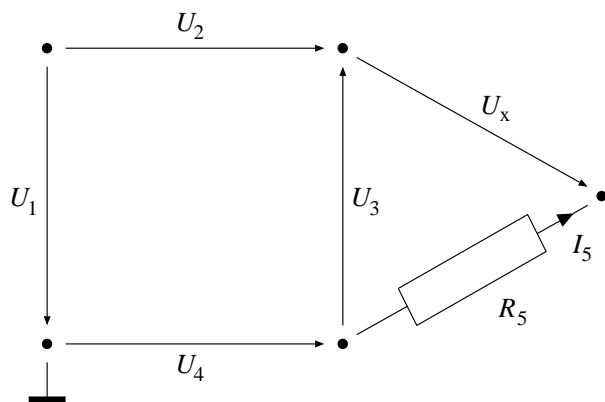


Abb. A7.1: Netz mit unbekannter Spannung U_x

Dabei seien folgende Größen gegeben:

$$U_1 = 2 \text{ V} \quad U_2 = 7 \text{ V} \quad U_4 = 3 \text{ V} \quad R_5 = 1 \text{ k}\Omega \quad I_5 = 1 \text{ mA}$$

Bestimmen Sie die Spannung U_x mit Hilfe der Maschenregel !

Lösung auf Seite 81

Aufgabe 19: Impulse auf Leitungen

Ein Impulsgenerator (Rechner) sendet über ein Koaxialkabel der Länge $l = 1$ m einen Impuls von 2 V der Dauer $T = 30$ ns (Abb. A19.1).

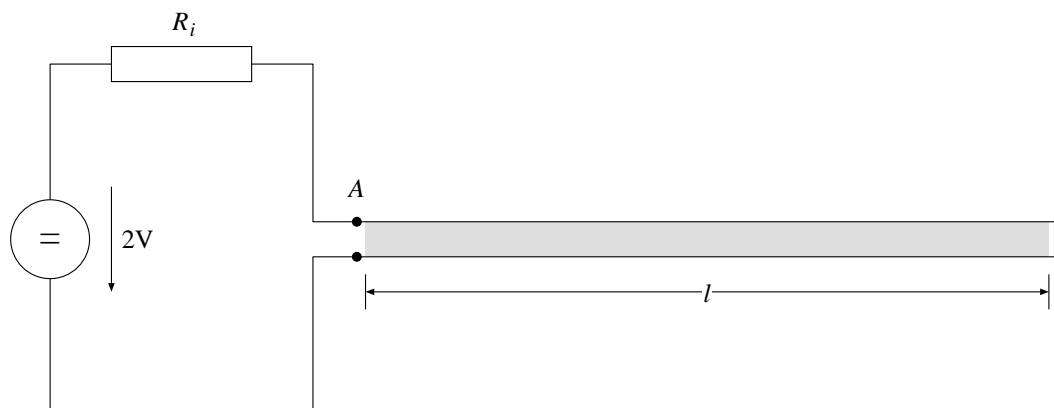


Abb. A19.1: Ersatzschaltbild eines Senders mit angeschlossenem Koaxialkabel

Der Innenwiderstand des Generators ist $R_i = 50 \Omega$. Der Wellenwiderstand des Koaxialkabels ist $Z_W = 50 \Omega$, die Dielektrizitätskonstante des Dielektrikums ist $\epsilon_r = 2,25$ ($\mu_r = 1$).

Zeichnen Sie die Kurvenform am Kabeleingang in einem Spannungs–Zeit–Diagramm, wenn

A.19.1: der Kabelausgang offen ist!

A.19.2: der Kabelausgang kurzgeschlossen ist!

A.19.3: Erläutern Sie, weshalb der Kabelausgang mit einem 50Ω Widerstand abgeschlossen werden sollte !

Lösung auf Seite 95

Aufgabe 20: Datenübertragung

Abbildung A20.1 zeigt die Datenübertragung zwischen Rechnern mittels Koaxialkabel. Der Generator G (Rechner) sendet mit einer Datenrate von 2 MBit/s und einer Spannung von $U_0 = 10$ V. Das Koaxialkabel hat einen Wellenwiderstand von $Z_W = 50 \Omega$ und eine Dämpfung von 16 dB/km. Es soll ferner $R_i = Z_W$ sein. Die Dielektrizitätskonstante des Dielektrikums ist $\epsilon_r = 2,25$ ($\mu_r = 1$).

Der Eingangswiderstand von Rechner 1 ist $R_1 = 5$ k Ω und wird als ohmscher Widerstand angesehen.

Der Widerstandswert von R_2 soll sehr hoch sein ($R_2 \rightarrow \infty$, z.B. der Eingangswiderstand eines Oszilloskops), damit er das zu übertragende Signal nicht stört.

– Addition mit Verschiebung (Shiften)

Hier soll die Multiplikation jedoch als Normalform–Parallelmultiplikation ausgeführt werden.

A.46.1: Erstellen Sie eine minimale Schaltung gemäß den Schritten zur Synthese von Schaltnetzen aus dem Lehrbuch, Band 1.

A.46.2: Realisieren Sie zusätzlich die Schaltung nur mit NAND–Gliedern.

Lösung auf Seite 154

Aufgabe 47: 1–Bit ALU

Entwerfen Sie ein Schaltnetz, das arithmetische und logische Verknüpfungen von zwei Variablen A und B durchführt (1–Bit ALU). Die Verknüpfungen sollen über die 3 Steuervariablen S_2, S_1, S_0 entsprechend gegebener Tabelle (Tabelle A47.1) durchgeführt werden.

| S_2 | S_1 | S_0 | Funktion |
|-------|-------|-------|--------------------------------------|
| 0 | 0 | 0 | $A \wedge B$ |
| 0 | 0 | 1 | $A \vee B$ |
| 0 | 1 | 0 | $A \overline{B} \vee \overline{A} B$ |
| 0 | 1 | 1 | A |
| 1 | 0 | 0 | \overline{A} |
| 1 | 0 | 1 | $A + B$ |
| 1 | 1 | 0 | $\overline{A} + 1$ |
| 1 | 1 | 1 | B |

Tabelle A47.1: Zuordnung der ALU–Operationen zu den Steuervariablen S_2, S_1, S_0

Das Schaltnetz soll neben dem Ergebnisausgang noch einen Übertragsausgang besitzen, der für die nicht arithmetischen Operationen immer 0 sein soll. Ein Blockschaltbild der zu erstellenden ALU stellt somit Abb. A47.1 dar.

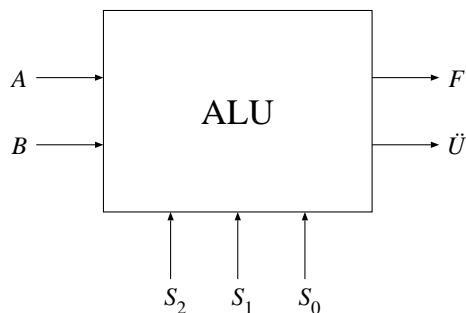


Abb. A47.1: Blockschaltbild der ALU

A.47.1: Erstellen Sie die vollständige Funktionstabelle auf Basis der Tabelle A47.1.

Aufgabe 67: Zustandsautomaten

Gegeben ist der Zustandsgraph eines synchronen Schaltwerkes nach Abb. A67.1.

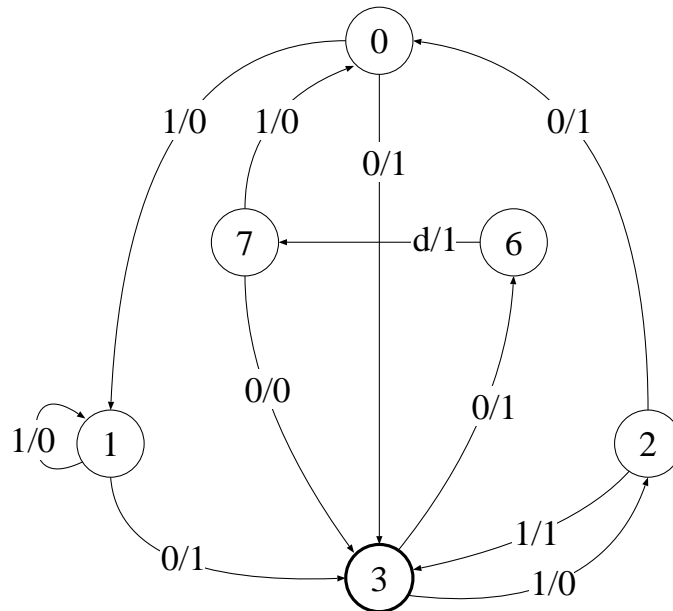


Abb. A67.1: Zustandsgraph eines synchronen Schaltwerkes

Das Schaltwerk besitzt die Zustände Z_i ($i = 0, 1, 2, 3, 6, 7$) und verfügt sowohl über einen Eingang X als auch einen Ausgang Y . Die Beschriftung der einzelnen Kanten ist in der Form X/Y angegeben, wobei ein d für *don't care* steht. Der Zustand 3 ist der Startzustand des Schaltwerkes. Realisieren Sie das beschriebene Schaltwerk mit Hilfe von JK-Flipflops. Die Kodierung der einzelnen Zustände soll dabei der Darstellung des Zustands als duale Zahl entsprechen, d.h. der Zustand 3 soll als 011 kodiert werden.

A.67.1: Erstellen Sie die Wertetabelle für die Steuereingänge der JK-Flipflops. Beachten Sie dabei die Möglichkeiten zur Optimierung.

A.67.2: Geben Sie für die Steuersignale jeweils eine kürzeste DF an. Die Optimierung soll dabei für jedes Steuersignal einzeln erfolgen und die Unvollständigkeit der Wertetabelle ausnutzen.

Lösung auf Seite 196

Aufgabe 68: Schieberegister

Entwerfen Sie ein 3-Bit-Schieberegister mit folgenden Eigenschaften:

- Rechtsschieben
- Linksschieben
- Parallel einlesen
- Löschen

Aufgabe 84: Multiplikationsprogramm

Schreiben Sie für die Operationswerk–Simulation (Anhang E.1) ein Programm zur Multiplikation zweier Zahlen. Die Zahlen sollen von den Dateneingängen gelesen werden und das Ergebnis soll im Register Y stehen.

Lösung auf Seite 220

Aufgabe 85: Bereichsüberschreitung beim Zweierkomplement

A.85.1: Zeichnen Sie einen Zahlenkreis für die Zweierkomplementdarstellung einer 3–Bit Zahl (vgl. Lehrbuch Band 2). Die duale Darstellung soll außerhalb und der dezimale Wert innerhalb des Zahlenkreises abgetragen werden.

A.85.2: Geben Sie vier Beispiele für Additionen an, bei denen sich ein

- a) negatives Ergebnis
- b) positives Ergebnis
- c) Underflow
- d) Overflow

ergibt ! Beachten Sie dabei die Belegung der Überträge c_2 und c_3 bzw. deren Antivalenz–Verknüpfung.

Lösung auf Seite 221

Aufgabe 86: 8–Bit Subtraktionen im Dualsystem

Subtrahieren Sie im Dualsystem, indem Sie das Zweierkomplement addieren. Alle Zahlen sollen mit einer Maschinenwortbreite von acht Bit dargestellt werden. Vergleichen Sie ihre Ergebnisse mit entsprechenden Rechnungen im Dezimalsystem und kommentieren Sie die Ergebnisse !

A.86.1: Geben Sie den mit der vorgegebenen Maschinenwortbreite darstellbaren Zahlenbereich an !

Bestimmen Sie nun folgende Differenzen:

A.86.2: $115_{10} - 68_{10} = ?$

A.86.3: $70_{10} - 87_{10} = ?$

A.86.4: $-54_{10} - 76_{10} = ?$

Lösung auf Seite 222

Demonstrieren Sie die Anwendung an folgenden Zahlen:

A.92.2: 4096

A.92.3: π

A.92.4: -280492

Lösung auf Seite 233

Aufgabe 93: Gleitkomma–Multiplikation

A.93.1: Welche Schritte müssen durchgeführt werden, um zwei Gleitkommazahlen (vgl. Lehrbuch Band 2) miteinander zu multiplizieren ?

A.93.2: Demonstrieren Sie die Anwendung dieser Schritte an folgender Gleitkomma–Multiplikation:

$$0,8365 \cdot 10^3 * 0,103 \cdot 10^{-2}$$

Lösung auf Seite 234

Aufgabe 94: Branch Target Cache

Gegeben sei folgendes kurzes Programm

```
1: Load R1,#10    ; R1 mit 10 laden
2: Add R1,R1,#1   ; R1 inkrementieren
3: Store [R2],R1  ; R1 indirekt in externes RAM (Adresse R2) speichern
4: Jump 1         ; bei 1 fortfahren
```

A.94.1: Wie viele Schreib/Lese-Zugriffe sind auf das externe RAM zu beobachten, wenn der Prozessor keinerlei Cachespeicher besitzt?

A.94.2: Nun werde der Prozessor um einen BTC (Branch Target Cache) erweitert. Wie viele Zugriffe erfolgen auf das externe RAM, wenn in jedem BTC-Eintrag ein Maschinenbefehl gespeichert werden kann?

Lösung auf Seite 235

Aufgabe 95: Analyse von CISC–Assembler

Gegeben sind zwei C–Programme (Tabelle A95.1) sowie die beiden daraus übersetzten Assemblerprogramme eines CISC–Prozessors (Tabelle A95.2).

Welches Assemblerprogramm entspricht welchem C–Programm ? **Begründung !**

1 Grundlagen der Elektrotechnik

Lösung der Aufgabe 1: Punktladungen

Zwischen zwei Punktladungen Q_1 und Q_2 wirkt eine Kraft, deren Betrag mit dem Coulombschen Gesetz bestimmt wird:

$$F = \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_1 \cdot Q_2}{r^2}$$

Die Kraft wirkt in Richtung der Verbindungslinie der punktförmigen Ladungen und führt bei Ladungen gleichen Vorzeichens zur Abstoßung, bei Ladungen entgegengesetzten Vorzeichens zur Anziehung.

Die von einer Ladung Q_1 auf eine Ladung Q_2 wirkende Kraft greift am Ort von Q_2 an und hat die Richtung von Q_1 nach Q_2 . Als Vektor geschrieben \mathbf{F}_{12} ; dabei bedeutet der Index, dass die Ladung Q_1 eine Kraftwirkung erzeugt, die auf die Probeladung Q_2 wirkt (Abb. L1.1).



Abb. L1.1: Kraft von Q_1 auf Q_2

Wenn \mathbf{r}_1 und \mathbf{r}_2 Ortsvektoren sind, gilt (Abb. L1.2):

$$\mathbf{F}_{12} = \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_1 \cdot Q_2}{|\mathbf{r}_2 - \mathbf{r}_1|^2} \cdot \frac{\mathbf{r}_2 - \mathbf{r}_1}{|\mathbf{r}_2 - \mathbf{r}_1|}$$

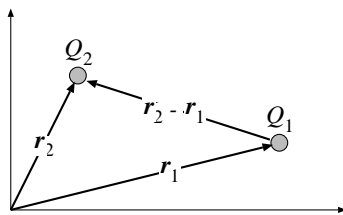


Abb. L1.2: Ortsvektoren zweier Ladungen

Andererseits wirkt die Ladung Q_2 auf Q_1 mit der Kraft:

$$\begin{aligned} \mathbf{F}_{21} &= \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_2 \cdot Q_1}{|\mathbf{r}_1 - \mathbf{r}_2|^2} \cdot \frac{\mathbf{r}_1 - \mathbf{r}_2}{|\mathbf{r}_1 - \mathbf{r}_2|} \\ &= -\frac{1}{4\pi\epsilon_0} \cdot \frac{Q_1 \cdot Q_2}{|\mathbf{r}_2 - \mathbf{r}_1|^2} \cdot \frac{\mathbf{r}_2 - \mathbf{r}_1}{|\mathbf{r}_2 - \mathbf{r}_1|} \end{aligned}$$

Die Kräfte \mathbf{F}_{12} und \mathbf{F}_{21} sind entgegengesetzt gleich, wie es das dritte Newtonsche Gesetz – actio gleich reactio – verlangt.

Geht man davon aus, dass die Kraftwirkung durch das elektrische Feld übertragen wird, dann können wir die Kraftwirkung der Ladung Q_1 auf die Ladung Q_2 in zwei Teilprozesse zerlegen:

- Erzeugung eines *elektrischen Feldes* durch die Ladung Q_1
- Wirkung dieses elektrischen Feldes auf die Ladung Q_2

Die Kraftwirkung von Q_1 auf Q_2 kann dann folgendermaßen formuliert werden: Die Ladung Q_2 „spürt“ im elektrischen Feld der Ladung Q_1 eine Kraft die in Richtung des Feldes wirkt (dabei ist angenommen, dass Q_1 und Q_2 positives Vorzeichen haben).

Dies können wir nun auf unsere Aufgabe übertragen (Abb. L1.3).

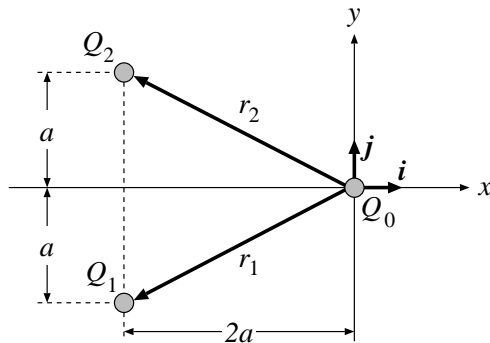


Abb. L1.3: Drei Punktladungen

Für die Kraft der Ladung Q_1 auf die Ladung Q_0 gilt allgemein:

$$\mathbf{F}_{10} = \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_0 \cdot Q_1}{|\mathbf{r}_0 - \mathbf{r}_1|^3} \cdot (\mathbf{r}_0 - \mathbf{r}_1)$$

Nach Abbildung L1.3 ist der Ortsvektor \mathbf{r}_0 gleich dem Nullvektor während für \mathbf{r}_1 gilt:

$$\mathbf{r}_1 = -2a \mathbf{i} - a \mathbf{j}$$

Dabei sind \mathbf{i} und \mathbf{j} die Einheitsvektoren des zugrundeliegenden Koordinatensystems.

Die Differenz der beiden Vektoren ist somit

$$\mathbf{r}_0 - \mathbf{r}_1 = -\mathbf{r}_1 = 2a \mathbf{i} + a \mathbf{j}$$

und für deren Betrag gilt nach dem Satz von Pythagoras:

$$|\mathbf{r}_0 - \mathbf{r}_1| = |\mathbf{r}_1| = \sqrt{2a^2 + a^2} = \sqrt{5a^2} = a\sqrt{5}$$

Damit ergibt sich die dritte Potenz dieses Betrages zu:

$$|\mathbf{r}_1|^3 = a^3 \sqrt{5^3} = a^3 \sqrt{5^2 \cdot 5} = a^3 \cdot 5\sqrt{5}$$

Die Kraft \mathbf{F}_{10} ist also gleich:

$$\mathbf{F}_{10} = \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_0 \cdot Q_1}{5a^3 \sqrt{5}} \cdot (-\mathbf{r}_1)$$

Mit $|\mathbf{r}_1| = |\mathbf{r}_2|$ gilt dann für die Kraft der Ladung Q_2 auf die Ladung Q_0 :

$$\mathbf{F}_{20} = \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_0 \cdot Q_2}{5a^3\sqrt{5}} \cdot (-\mathbf{r}_2)$$

während die Gesamtkraft auf Q_0 die Summe der auf Q_0 wirkenden Kräfte ist:

$$\begin{aligned} \mathbf{F} &= \mathbf{F}_{10} + \mathbf{F}_{20} \\ &= \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_0 \cdot Q_1}{5a^3\sqrt{5}} \cdot (-\mathbf{r}_1) - \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_0 \cdot Q_2}{5a^3\sqrt{5}} \cdot \mathbf{r}_2 \end{aligned}$$

Definieren wir

$$K = \frac{1}{4\pi\epsilon_0} \cdot \frac{Q^2}{5a^3\sqrt{5}}$$

und verwenden zudem die Vorzeichenfunktion

$$\text{sign}(x) = \begin{cases} -1 & \text{wenn } x < 0 \\ +1 & \text{wenn } x > 0 \\ 0 & \text{wenn } x = 0 \end{cases}$$

so können wir die Gesamtkraft \mathbf{F} folgendermaßen ausdrücken:

$$\mathbf{F} = K \cdot (\text{sign}(Q_0Q_1) \cdot (-\mathbf{r}_1) - \text{sign}(Q_0Q_2) \cdot \mathbf{r}_2)$$

Damit können wir leicht die einzelnen Gesamtkräfte berechnen.

L.1.1: Alle Ladungen sind positiv:

$$\begin{aligned} \mathbf{F} &= K \cdot (\text{sign}(Q_0Q_1) \cdot (-\mathbf{r}_1) - \text{sign}(Q_0Q_2) \cdot \mathbf{r}_2) \\ &= K \cdot (-\mathbf{r}_1 - \mathbf{r}_2) \\ &= K \cdot (2a\mathbf{i} + a\mathbf{j} + 2a\mathbf{i} - a\mathbf{j}) \\ &= 4a \cdot K \cdot \mathbf{i} \\ &= \frac{1}{\pi\epsilon_0} \cdot \frac{Q^2}{5a^2\sqrt{5}} \cdot \mathbf{i} \end{aligned}$$

L.1.2: Alle Ladungen sind negativ: Es stellt sich das gleiche Ergebnis wie im ersten Fall ein, weil das Produkt zweier negativer Ladungen wieder positiv ist, und sich somit die gleichen Gleichungen ergeben.

L.1.3: Q_1 ist negativ und Q_2 und Q_0 sind positiv:

$$\begin{aligned} \mathbf{F} &= K \cdot (\text{sign}(Q_0(-Q_1)) \cdot (-\mathbf{r}_1) - \text{sign}(Q_0Q_2) \cdot \mathbf{r}_2) \\ &= K \cdot (\mathbf{r}_1 - \mathbf{r}_2) \\ &= K \cdot (-2a\mathbf{i} - a\mathbf{j} + 2a\mathbf{i} - a\mathbf{j}) \\ &= -2a \cdot K \cdot \mathbf{j} \\ &= -\frac{1}{2\pi\epsilon_0} \cdot \frac{Q^2}{5a^2\sqrt{5}} \cdot \mathbf{j} \end{aligned}$$

L.1.4: In diesem Fall (Q_1 positiv, Q_2 negativ) gilt für die Gesamtkraft:

$$\mathbf{F} = \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_0 \cdot Q_1}{5a^3\sqrt{5}} \cdot (-\mathbf{r}_1) + \frac{1}{4\pi\epsilon_0} \cdot \frac{Q_0 \cdot Q_2}{5a^3\sqrt{5}} \cdot \mathbf{r}_2$$

Da wir die Feldstärke am Ort von Q_0 suchen, müssen wir die Gesamtkraft durch Q_0 dividieren (die Feldstärke ist unabhängig von Ladungen auf die sie Kräfte ausübt):

$$\begin{aligned} \mathbf{E} &= \frac{\mathbf{F}}{Q_0} \\ &= \frac{1}{4\pi\epsilon_0} \cdot \frac{Q}{5a^3\sqrt{5}} \cdot (-\mathbf{r}_1 + \mathbf{r}_2) \\ &= \frac{1}{4\pi\epsilon_0} \cdot \frac{Q}{5a^3\sqrt{5}} \cdot (2a\mathbf{i} + a\mathbf{j} - 2a\mathbf{i} + a\mathbf{j}) \\ &= 2a \cdot \frac{1}{4\pi\epsilon_0} \cdot \frac{Q}{5a^3\sqrt{5}} \cdot \mathbf{j} \\ &= \frac{1}{2\pi\epsilon_0} \cdot \frac{Q}{5a^2\sqrt{5}} \cdot \mathbf{j} \end{aligned}$$

Lösung der Aufgabe 2: Elektronenstrahlröhre

Die Geschwindigkeit eines Elektrons in einer Elektronenstrahlröhre setzt sich aus einer horizontalen und einer vertikalen Komponente zusammen:

$$\mathbf{v} = \mathbf{v}_x + \mathbf{v}_y$$

Beide Komponenten entstehen unabhängig voneinander an „getrennten“ Orten. Während die horizontale Geschwindigkeit \mathbf{v}_x im Strahlerzeugungsfeld zwischen der Kathode K und der Anode A durch die Spannung U_A entsteht, erhält das Elektron seine vertikale Geschwindigkeit innerhalb des Ablenkcondensators durch die Spannung U .

Wir können also die beiden Komponenten getrennt voneinander berechnen:

- Horizontale Geschwindigkeit \mathbf{v}_x (Beschleunigung durch die Anodenspannung U_A):
Auf ein Elektron wirkt im näherungsweise homogenen Feld eine konstante Kraft. Die über einer Wegstrecke s freiwerdende potentielle Energie $\mathbf{F} \cdot \mathbf{s}$ wird in kinetische Energie umgewandelt. Hieraus berechnet sich die horizontale Geschwindigkeit beim Austritt aus dem Strahlerzeugungsfeld.

In einem elektrischen Feld wirkt auf ein Elektron zwischen der Kathode und der Anode die Kraft:

$$\mathbf{F} = e_0 \cdot \mathbf{E}$$

Ein Elektron wird beschleunigt und nimmt die Energie W auf (von dieser aufgenommenen Energie wird der Begriff eV (Elektronenvolt) abgeleitet):

$$W = \mathbf{F} \cdot \mathbf{s} = e_0 \cdot \mathbf{E} \cdot \mathbf{l}_0 = e_0 \cdot E \cdot l_0 = e_0 \cdot \frac{U_A}{l_0} \cdot l_0 = e_0 \cdot U_A$$

Diese Energie wird vollständig in kinetische Energie umgewandelt:

$$W = e_0 \cdot U_A = \frac{m_0}{2} v_x^2$$

L.5.3: Um die Werte der Ströme und Spannungen zu berechnen, verwenden wir die Kirchhoffschen Knoten- und Maschenregel und das Ohmsche Gesetz. Gegeben sind die Quellenspannung $U_0 = 10\text{ V}$ und die Werte der Widerstände. Als erstes berechnen wir nun U_4 mit der Maschenregel:

$$-U_4 + U_0 = 0 \quad \Leftrightarrow \quad U_4 = U_0 = 10\text{ V}$$

Nun ermitteln wir U_1 mit dem Ohmschen Gesetz¹:

$$\begin{aligned} \frac{U_1}{R_1} &= \frac{U_0}{R_1 + R_{23}} \\ \Leftrightarrow U_1 &= U_0 \cdot \frac{R_1}{R_1 + R_{23}} \\ \Leftrightarrow U_1 &= U_0 \cdot \frac{R_1}{R_{123}} \\ \Rightarrow U_1 &\approx 1,3\text{ V} \end{aligned}$$

Mit der Maschenregel ergeben sich dann die restlichen Spannungen:

$$U_2 = U_3 = U_0 - U_1 = 8,7\text{ V}$$

Nun fehlen noch die Ströme. Wir könnten, da wir alle Widerstände und Teilspannungen kennen, jeden Strom mit dem Ohmschen Gesetz berechnen. Da wir allerdings auch die Knotenregel anwenden wollen, verwenden wir nur bei I_0 bis I_2 das Ohmsche Gesetz:

$$I_0 = \frac{U_0}{R_{ges}} \approx 2,3\text{ mA} \quad I_1 = \frac{U_1}{R_1} = 1,3\text{ mA} \quad I_2 = \frac{U_2}{R_2} = 0,87\text{ mA}$$

Anschließend benutzen wir jetzt die Knotenregel für die verbleibenden Ströme:

$$I_4 = I_0 - I_1 = 1\text{ mA} \quad I_3 = I_1 - I_2 = 0,43\text{ mA}$$

Eine andere Art der Lösung ist mit dem so genannten *Maschenstromverfahren* möglich, das sich besonders für komplizierte Netzwerke eignet. Das Verfahren und eine entsprechende Lösung für diese Aufgabe ist in Anhang C.1 beschrieben.

Lösung der Aufgabe 6: Widerstandsnetzwerk 2

Zur Lösung bezeichnen wir zuerst die Widerstände mit Nummern (Abb. L6.1).

L.6.1: Um den Gesamtwiderstand zu berechnen, gehen wir schrittweise von „innen nach außen“ vor. Die Serienschaltung der Widerstände R_1 bis R_3 ergibt:

$$R_{123} = R_1 + R_2 + R_3 = 3\ \Omega$$

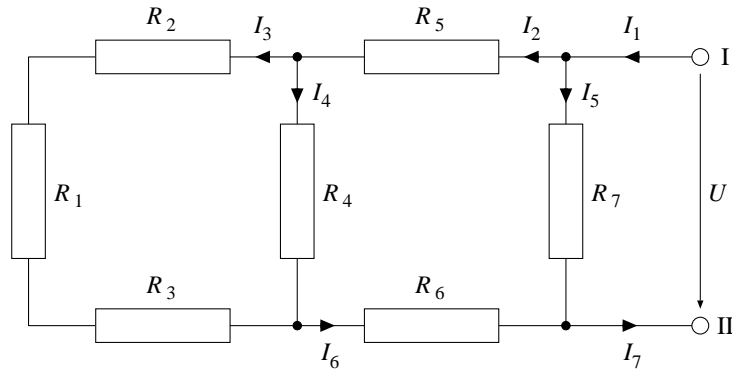


Abb. L6.1: Netzwerk zur Aufgabe 6

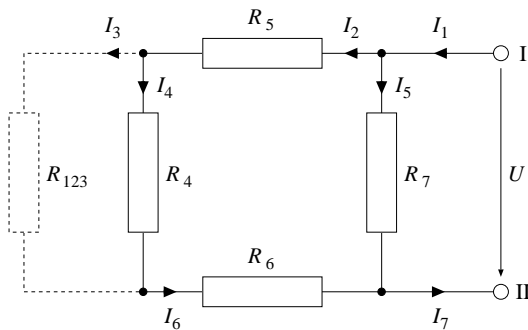


Abb. L6.2: Erstes Ersatzschaltbild

Damit lässt sich das Netzwerk gemäß Abb. L6.2 vereinfachen.

Der Widerstand R_{123} ist nun mit dem Widerstand R_4 parallel geschaltet. Für den Ersatzwiderstand dieser Parallelschaltung errechnen wir:

$$R_{1234} = R_{123} \parallel R_4 = \frac{R_{123} \cdot R_4}{R_{123} + R_4} = \frac{3}{4} \Omega$$

Wir erhalten das Ersatzschaltbild nach Abb. L6.3.

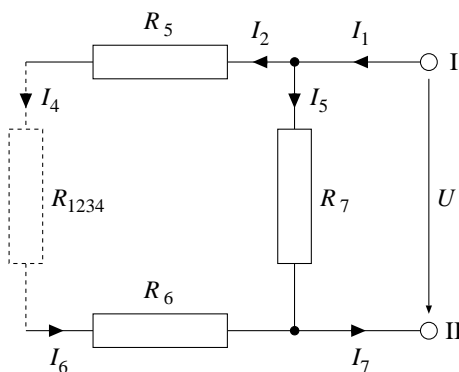


Abb. L6.3: Zweites Ersatzschaltbild

Als nächstes haben wir es wieder mit einer Serienschaltung zu tun, diesmal mit

¹Den mittleren Teil der Gleichung ($U_1 = U_0 \cdot \frac{R_1}{R_1 + R_{23}}$) bezeichnet man auch als Spannungsteilerregel (Anhang B.1)

den Widerständen R_{1234} , R_5 und R_6 :

$$R_{123456} = R_{1234} + R_5 + R_6 = \frac{11}{4} \Omega$$

Wir erhalten das Ersatzschaltbild nach Abb. L6.4.

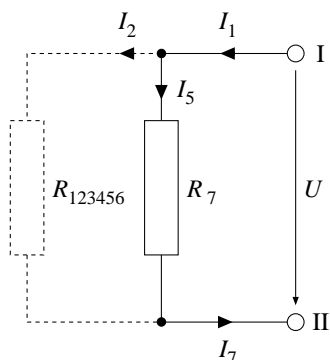


Abb. L6.4: Drittes Ersatzschaltbild

Zum Schluß können wir endlich den Gesamtwiderstand errechnen, der nun eine Parallelschaltung der Widerstände R_{123456} und R_7 darstellt:

$$R_{ges} = R_{123456} \parallel R_7 = \frac{R_{123456} \cdot R_7}{R_{123456} + R_7} = \frac{11}{15} \Omega$$

L.6.2: Da wir nun alle Widerstände kennen und die Quellenspannung mit $U = 10 \text{ V}$ vorgegeben ist, können wir alle Teilströme mit dem Ohmschen Gesetz und der Knotenregel berechnen. Aus dem Ohmschen Gesetz ergeben sich folgende Ströme:

$$I_1 = I_7 = \frac{U}{R_{ges}} \approx 13,6 \text{ A} \quad I_5 = \frac{U}{R_7} = \frac{U}{R} = 10 \text{ A}$$

Mit der Knotenregel ermitteln wir I_2 und I_6 :

$$I_2 = I_6 = I_1 - I_5 = 3,6 \text{ A}$$

Um nun I_4 (oder I_3) zu berechnen, wenden wir die Stromteilerregel an, die eine spezielle Form des Ohmschen Gesetzes darstellt (ähnlich der Spannungsteilerregel):

$$I_4 = I_2 \cdot \frac{R_{123}}{R_{123} + R_4} = 2,7 \text{ A}$$

Jetzt können wir auch den letzten unbekanntem Strom I_3 mit der Knotenregel bestimmen:

$$I_3 = I_2 - I_4 = 0,9 \text{ A}$$

Die Zeitkonstante τ bestimmt die Dauer des Auflade- bzw. Entladevorganges und damit die Steigung der Teil-Exponentialfunktion im unteren Diagramm. Wäre τ sehr klein gegenüber T so würden am Ausgang nur Nadelimpulse auftreten. Bei sehr großem τ würde die Spannung $u_2(t)$ etwa gleich der Eingangsspannung $u_1(t)$ sein.

Lösung der Aufgabe 19: Impulse auf Leitungen

Da das Kabelende einmal offen und einmal kurzgeschlossen ist, kommt es zu Reflexionen, die sich dem anliegenden Impuls überlagern. Laut Lehrbuch gilt:

$$\begin{aligned} U &= U_h + U_r \quad \text{und} \\ U_r &= U_h \cdot \frac{R - Z}{R + Z} \end{aligned}$$

Ist der Kabelausgang offen, dann ist $R = \infty$. Damit wird:

$$U_r = U_h \quad \text{und} \quad U = 2 U_h$$

d.h. die Spannung verdoppelt sich.

Ist der Kabelausgang kurzgeschlossen, dann ist $R = 0$. Damit folgt:

$$U_r = -U_h \quad \text{und} \quad U = 0$$

Die Darstellung in einem Spannungs-Zeit-Diagramm erfordert die Einbeziehung der Zeit t :

$$U(t) = U_h(t) + U_r(t)$$

Der Zeitpunkt für das Eintreffen des reflektierten Impulses im Punkt A wird aus der Leiterlänge und der Ausbreitungsgeschwindigkeit bestimmt. Die Geschwindigkeit berechnet sich nach:

$$\begin{aligned} v &= \frac{c_0}{\sqrt{\epsilon_r \cdot \mu_r}} \\ &= \frac{3 \cdot 10^8 \text{ m}}{\sqrt{2,25} \text{ s}} \\ &= 2 \cdot 10^8 \frac{\text{m}}{\text{s}} \end{aligned}$$

Damit folgt:

$$\begin{aligned} t_r &= \frac{2l}{v} \\ &= \frac{2}{2 \cdot 10^8} \frac{\text{m} \cdot \text{s}}{\text{s}} \\ &= 10^{-8} \text{ s} \\ &= 10 \text{ ns} \end{aligned}$$

Die Impulsform und die Impulsdauer bleiben erhalten. Die Amplitude der Impulse ist durch die Spannungsteilerregel bestimmt. Die Generatoramplitude wird halbiert, da R_i und Z_w jeweils 50Ω betragen. Damit kann der Impulsverlauf im Punkt A für beide Fälle dargestellt werden (Abb. L19.1–L19.2).

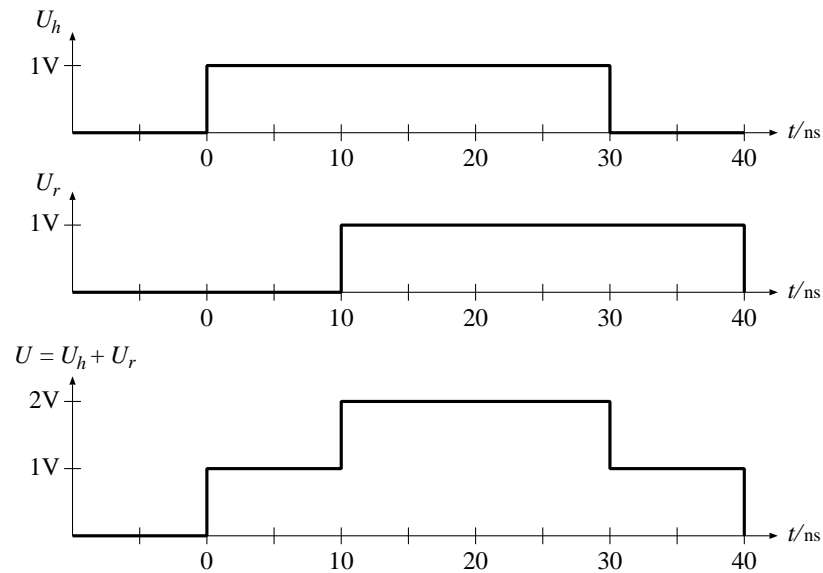


Abb. L19.1: Impulsdiagramm für den offenen Kabelausgang

L.19.1: Kabelausgang offen: Abbildung L19.1.

L.19.2: Kabelausgang kurzgeschlossen: Abbildung L19.2.

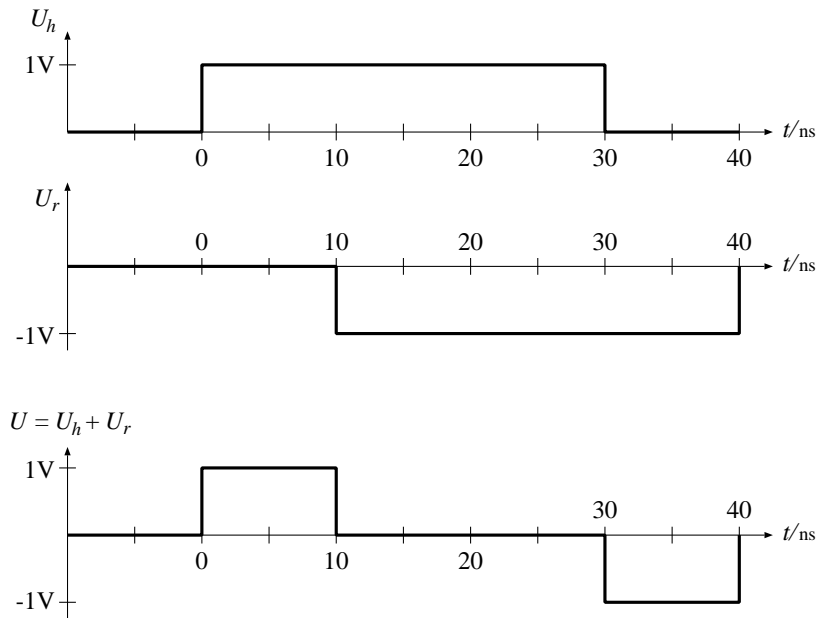


Abb. L19.2: Impulsdiagramm für den kurzgeschlossenen Kabelausgang

L.19.3: Wenn der Kabelausgang mit $50\ \Omega$ abgeschlossen ist, gibt es keine Reflexionen. Der sich längs der Leitung ausbreitende Stromimpuls erzeugt im Abschluß-

widerstand einen Spannungsimpuls, der mit dem quer zur Leitung laufenden Spannungsimpuls identisch ist. So wird die gesamte elektrische Energie im Abschlußwiderstand in Wärme umgesetzt. Der Abschlußwiderstand bildet eine Art „Wellensumpf“.

Eine störungs- und fehlerfreie Datenübertragung ist nur dann möglich, wenn die beiden Leitungsenden mit dem Wellenwiderstand der Leitung abgeschlossen sind. Gleichzeitig führt diese Bedingung zur Leistungsanpassung zwischen einem Sender und einem Empfänger, d.h. die über die Leitung transportierte Leistung ist maximal.

Lösung der Aufgabe 20: Datenübertragung

Die Bitfolge, die Rechner R_2 „sieht“ wird in einem Impuls-Zeit-Diagramm dargestellt. Sie ist abhängig:

1. von der gesendeten Bitfolge des Generators.
 2. von den Leitungseigenschaften des Koaxialkabels.
 3. von dem Abschlußwiderstand R_1 .
1. Bitfolge des Generators am Anfang des Koaxialkabels: Aus der gesendeten Datenrate von 2 MBit/s folgt die Impulsdauer pro Bit

$$T = \frac{1}{2 \cdot 10^6 \text{ s}^{-1}} = 0,5 \cdot 10^{-6} \text{ s} = 0,5 \mu\text{s}$$

Mit der angegebenen Spannung und Bitfolge ergibt sich das Impuls-Zeit-Diagramm nach Abb. L20.1.

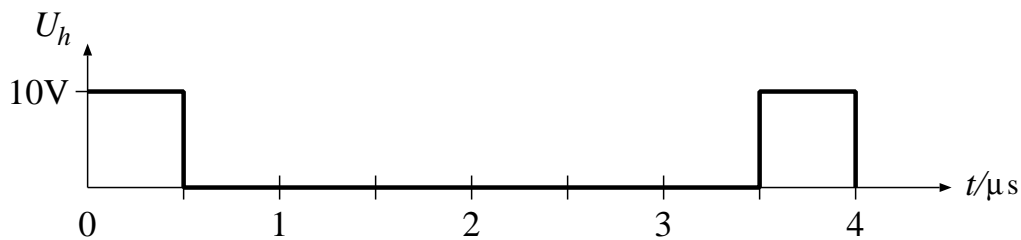


Abb. L20.1: Impuls-Zeit-Diagramm der gesendeten Daten

2. Leitungseigenschaften des Koaxialkabels: Die Dämpfung hat zur Folge, dass die Impulsamplituden entlang des Koaxialkabels abnehmen. Am Ort von R_2 , d.h. 100 m vom Generator entfernt, ist das Signal also um

$$16 \text{ dB/km} \cdot 100 \text{ m} = \frac{16}{1000} \cdot 100 \frac{\text{dB}}{\text{m}} \text{ m} = 1,6 \text{ dB}$$

gedämpft worden.

Lösung der Aufgabe 47: 1–Bit ALU

L.47.1: Wir ergänzen die Zuordnungstabelle um die möglichen Kombinationen der Variablen A und B in jeder Operation. Nun können wir entsprechend der Funktion den ALU–Ausgang F und den Übertragsausgang \ddot{U} bestimmen und in die Tabelle eintragen (Tabelle L47.1).

| S_2 | S_1 | S_0 | B | A | F | \ddot{U} | Funktion | S_2 | S_1 | S_0 | B | A | F | \ddot{U} | Funktion |
|-------|-------|-------|-----|-----|-----|------------|--------------------------------------|-------|-------|-------|-----|-----|-----|------------|--------------------|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | $A \wedge B$ | 1 | 0 | 0 | 0 | 0 | 1 | 0 | \overline{A} |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | $A \wedge B$ | 1 | 0 | 0 | 0 | 1 | 0 | 0 | \overline{A} |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 | $A \wedge B$ | 1 | 0 | 0 | 1 | 0 | 1 | 0 | \overline{A} |
| 0 | 0 | 0 | 1 | 1 | 1 | 0 | $A \wedge B$ | 1 | 0 | 0 | 1 | 1 | 0 | 0 | \overline{A} |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 | $A \vee B$ | 1 | 0 | 1 | 0 | 0 | 0 | 0 | $A + B$ |
| 0 | 0 | 1 | 0 | 1 | 1 | 0 | $A \vee B$ | 1 | 0 | 1 | 0 | 1 | 1 | 0 | $A + B$ |
| 0 | 0 | 1 | 1 | 0 | 1 | 0 | $A \vee B$ | 1 | 0 | 1 | 1 | 0 | 1 | 0 | $A + B$ |
| 0 | 0 | 1 | 1 | 1 | 1 | 0 | $A \vee B$ | 1 | 0 | 1 | 1 | 1 | 0 | 1 | $A + B$ |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 | $A \overline{B} \vee \overline{A} B$ | 1 | 1 | 0 | 0 | 0 | 0 | 1 | $\overline{A} + 1$ |
| 0 | 1 | 0 | 0 | 1 | 1 | 0 | $A \overline{B} \vee \overline{A} B$ | 1 | 1 | 0 | 0 | 1 | 1 | 0 | $\overline{A} + 1$ |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 | $A \overline{B} \vee \overline{A} B$ | 1 | 1 | 0 | 1 | 0 | 0 | 1 | $\overline{A} + 1$ |
| 0 | 1 | 0 | 1 | 1 | 0 | 0 | $A \overline{B} \vee \overline{A} B$ | 1 | 1 | 0 | 1 | 1 | 1 | 0 | $\overline{A} + 1$ |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 | A | 1 | 1 | 1 | 0 | 0 | 0 | 0 | B |
| 0 | 1 | 1 | 0 | 1 | 1 | 0 | A | 1 | 1 | 1 | 0 | 1 | 0 | 0 | B |
| 0 | 1 | 1 | 1 | 0 | 0 | 0 | A | 1 | 1 | 1 | 1 | 0 | 1 | 0 | B |
| 0 | 1 | 1 | 1 | 1 | 1 | 0 | A | 1 | 1 | 1 | 1 | 1 | 1 | 0 | B |

Tabelle L47.1: Wahrheitstabelle der 1–Bit ALU

L.47.2: Wir haben nun theoretisch drei Möglichkeiten die Ausgangsgleichungen zu minimieren. Die Möglichkeit mit Booleschen Rechenregeln können wir aufgrund der Komplexität des Schaltnetzes außer Acht lassen. Somit bleiben die KV–Diagramme und das Quine–McCluskey Verfahren. Hier sollen beide Verfahren angewendet werden, um die Vor– und Nachteile besser verstehen zu können.

Lösung mit KV–Diagrammen

Um KV–Diagramme auf diese Aufgabe anwenden zu können, müssen wir bereits in die dritte Dimension gehen, da 5 Eingangsvariablen vorliegen. Wir lösen dies, indem wir uns zwei Tafeln für vier Variable erstellen, die wir uns dann übereinanderliegend vorstellen. Bei einer dieser Tafeln ist die fünfte Variable

als 1 anzunehmen, bei der anderen als 0 (invertiert). Zu beachten ist jetzt, dass die Päckchenbildung auch zwischen diesen Tafeln angewendet werden kann. Am besten schreibt man die beiden Tafeln untereinander, so wie es Abbildung L47.1 für F zeigt. Dabei stehen die ausgefüllten Punkte für Einsen.

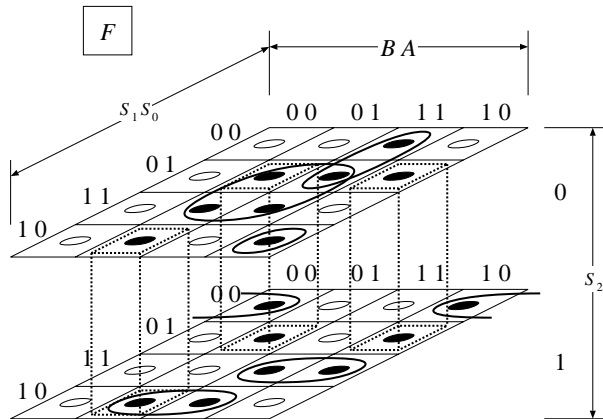


Abb. L47.1: KV-Tafelsystem für den Ausgang F

Wir erhalten als minimale Form für F :

$$\begin{aligned}
 F = & S_2 \overline{S_1} \overline{S_0} \overline{A} \vee \overline{S_2} \overline{S_1} B A \vee \overline{S_1} S_0 \overline{B} A \vee \overline{S_1} S_0 B \overline{A} \vee \\
 & S_1 \overline{S_0} \overline{B} A \vee \overline{S_2} S_1 \overline{S_0} B \overline{A} \vee \overline{S_2} S_0 A \vee S_2 S_1 S_0 B \vee \\
 & S_2 S_1 \overline{S_0} A
 \end{aligned}$$

Das KV-Tafelsystem für den Übertrag, zeigt Abb. L47.2.

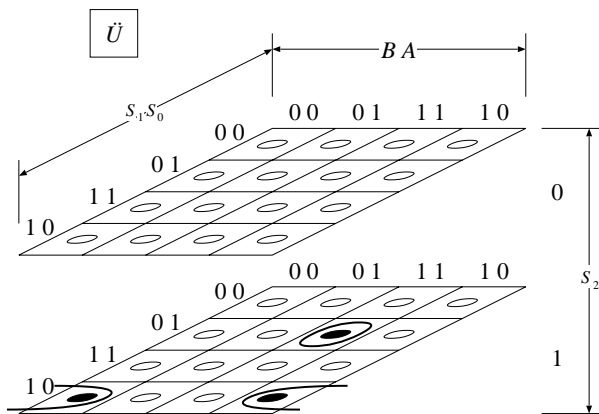


Abb. L47.2: KV-Tafelsystem für den Ausgang \ddot{U}

Wir erhalten als minimale Form für \ddot{U} :

$$\ddot{U} = S_2 \overline{S_1} S_0 B A \vee S_2 S_1 \overline{S_0} \overline{A}$$

Die Übertragung in eine Schaltung führt zu Abb. L47.3.

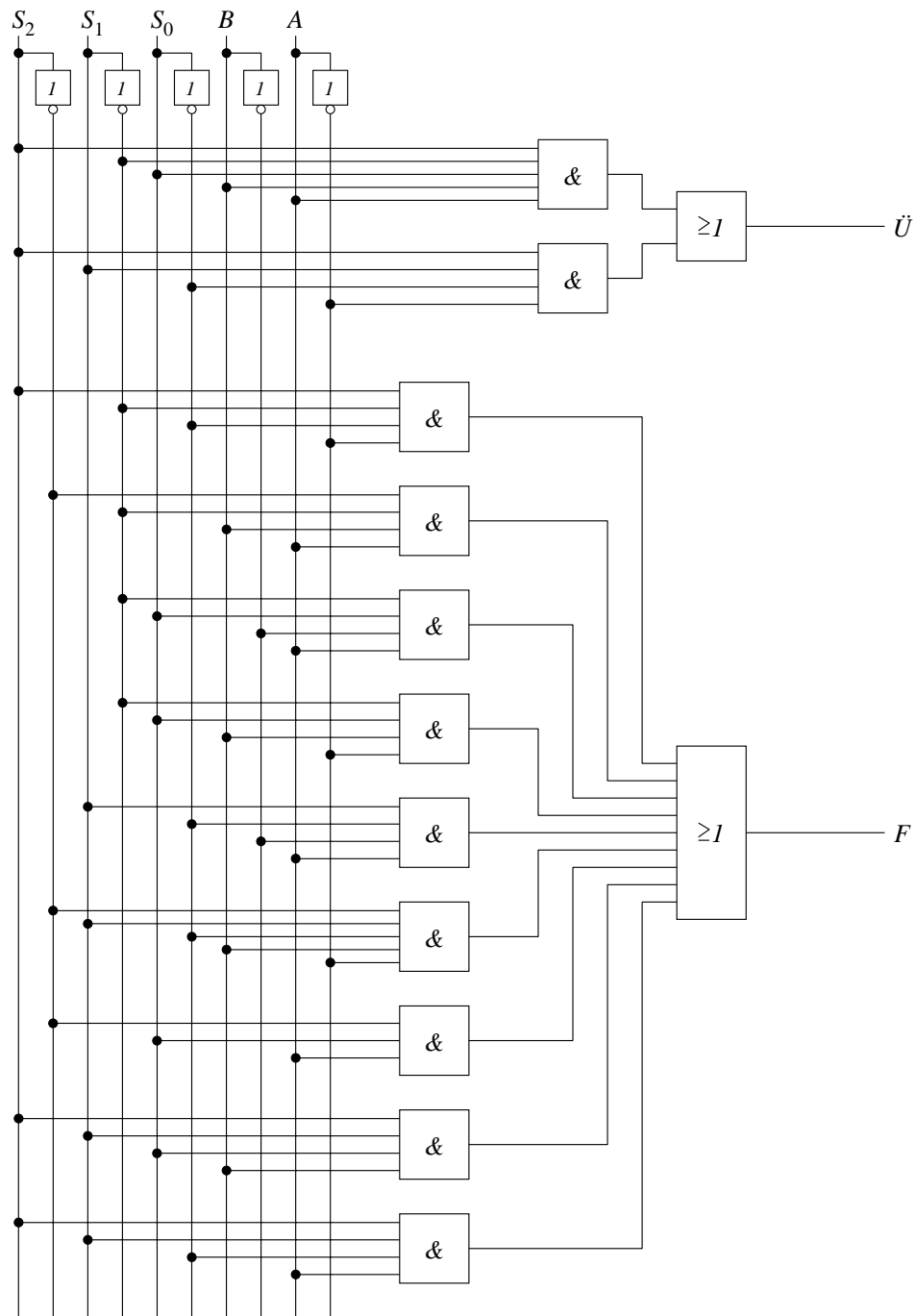


Abb. L47.3: Schaltung der 1-Bit ALU

Lösung mit dem Quine–McCluskey Verfahren

Beim Verfahren nach Quine–McCluskey müssen wir für F und \bar{U} im ersten Schritt die Primimplikanten ermitteln. Im zweiten Schritt wird dann aus diesen Primimplikanten eine minimale Anzahl gesucht, so dass alle Minterme der Funktion abgedeckt sind.

Zur Ermittlung der Primimplikanten von F , teilen wir die Minterme je nach Anzahl der in ihnen vorkommenden Einsen in Gruppen ein. Zur besseren Übersicht nehmen wir die Nummer des Minterms auch als Dezimalzahl mit in die Tabelle auf. Es ergibt sich Tabelle L47.2 (vorerst ohne die letzte Spalte).

| Dez. | S_2 | S_1 | S_0 | B | A | Gruppe |
|------|-------|-------|-------|-----|-----|--------|
| 16 | 1 | 0 | 0 | 0 | 0 | 1 ✓ |
| 3 | 0 | 0 | 0 | 1 | 1 | 2 ✓ |
| 5 | 0 | 0 | 1 | 0 | 1 | 2 ✓ |
| 6 | 0 | 0 | 1 | 1 | 0 | 2 ✓ |
| 9 | 0 | 1 | 0 | 0 | 1 | 2 ✓ |
| 10 | 0 | 1 | 0 | 1 | 0 | 2 * |
| 18 | 1 | 0 | 0 | 1 | 0 | 2 ✓ |
| 7 | 0 | 0 | 1 | 1 | 1 | 3 ✓ |
| 13 | 0 | 1 | 1 | 0 | 1 | 3 ✓ |
| 21 | 1 | 0 | 1 | 0 | 1 | 3 ✓ |
| 22 | 1 | 0 | 1 | 1 | 0 | 3 ✓ |
| 25 | 1 | 1 | 0 | 0 | 1 | 3 ✓ |
| 15 | 0 | 1 | 1 | 1 | 1 | 4 ✓ |
| 27 | 1 | 1 | 0 | 1 | 1 | 4 ✓ |
| 30 | 1 | 1 | 1 | 1 | 0 | 4 ✓ |
| 31 | 1 | 1 | 1 | 1 | 1 | 5 ✓ |

Tabelle L47.2: Einteilung der Minterme für F in Gruppen

Nun testen wir, inwieweit sich Minterme benachbarter Gruppen derart zusammenfassen lassen, dass eine Variable „herausfällt“. Dies ist genau dann der Fall, wenn zwei Minterme sich nur in einer Stelle unterscheiden. Die an diesen Zusammenfassungen (Binäräquivalenten) beteiligten Minterme werden abgehakt (✓) und die Binäräquivalente wiederum in eine Tabelle eingetragen (Tabelle L47.3). Die überflüssige Variable wird in der Binäräquivalentdarstellung mit einem Strich (–) markiert. Jeder Minterme kann mehrmals in einem Binäräquivalent auftreten, das heißt wir prüfen für jeden Minterm aus Gruppe i , ob er sich mit jedem Minterm aus Gruppe $i + 1$ zusammenfassen lässt. Für den Minterm 10 gibt es keine Möglichkeit der Zusammenfassung. Damit ist bereits jetzt

klar, dass der Minterm 10 ein Primimplikant ist. Er wird durch einen Stern gekennzeichnet (\star) und braucht nicht mehr in die neue Tabelle übernommen zu werden.

| Dez. | S_2 | S_1 | S_0 | B | A | Gruppe | |
|--------|-------|-------|-------|-----|-----|--------|--------------|
| 16, 18 | 1 | 0 | 0 | – | 0 | 1 | \star |
| 3, 7 | 0 | 0 | – | 1 | 1 | 2 | \star |
| 5, 13 | 0 | – | 1 | 0 | 1 | 2 | \checkmark |
| 5, 21 | – | 0 | 1 | 0 | 1 | 2 | \star |
| 6, 7 | 0 | 0 | 1 | 1 | – | 2 | \star |
| 6, 22 | – | 0 | 1 | 1 | 0 | 2 | \star |
| 9, 13 | 0 | 1 | – | 0 | 1 | 2 | \star |
| 9, 25 | – | 1 | 0 | 0 | 1 | 2 | \star |
| 7, 15 | 0 | – | 1 | 1 | 1 | 3 | \checkmark |
| 13, 15 | 0 | 1 | 1 | – | 1 | 3 | \star |
| 22, 30 | 1 | – | 1 | 1 | 0 | 3 | \star |
| 25, 27 | 1 | 1 | 0 | – | 1 | 3 | \star |
| 15, 31 | – | 1 | 1 | 1 | 1 | 4 | \star |
| 27, 31 | 1 | 1 | – | 1 | 1 | 4 | \star |
| 30, 31 | 1 | 1 | 1 | 1 | – | 4 | \star |

Tabelle L47.3: Binäräquivalente der zusammengefassten Minterme aus Tabelle L47.2

Jetzt müssen wir wieder die Zeilen benachbarter Gruppen vergleichen, wie schon oben beschrieben (generell solange, bis sich keine Binäräquivalente mehr ergeben).

Es findet sich nur noch eine Zusammenfassung und wir erhalten Tabelle L47.4.

| Dez. | S_2 | S_1 | S_0 | B | A | Gruppe | |
|--------------|-------|-------|-------|-----|-----|--------|---------|
| 5, 13; 7, 15 | 0 | – | 1 | – | 1 | 2 | \star |

Tabelle L47.4: Einzige Vereinfachung der Tabelle L47.3

Damit haben wir alle Primimplikanten der Gleichung für F gefunden, es sind alle mit einem Stern gekennzeichneten Terme. Wir erstellen nun die Primimplikantentafel (Abb. L47.4), die aus allen Primimplikanten sowie aus den daran beteiligten Mintermen besteht.

Die Kreuzungspunkte zwischen Primimplikanten sowie beteiligten Mintermen markieren wir mit (\times). Die Minterme 10, 16, 18, 3 und 21 werden nur von jeweils einem Primimplikanten abgedeckt. Diese Primimplikanten sind die wesentlichen Primimplikanten und müssen in der Minimalform von F vorkommen. Die entsprechenden Kreuze kreisen wir ein, markieren die wesentlichen Primimplikanten in der linken Spalte (\bullet), verbinden noch jeweils die abgedeckten Minterme durch Querstriche und streichen sie in der obersten Zeile.

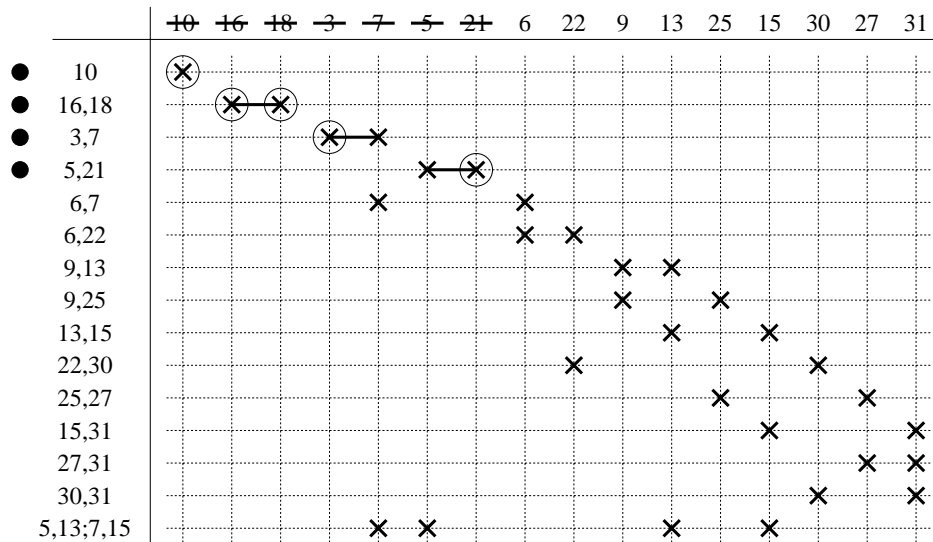
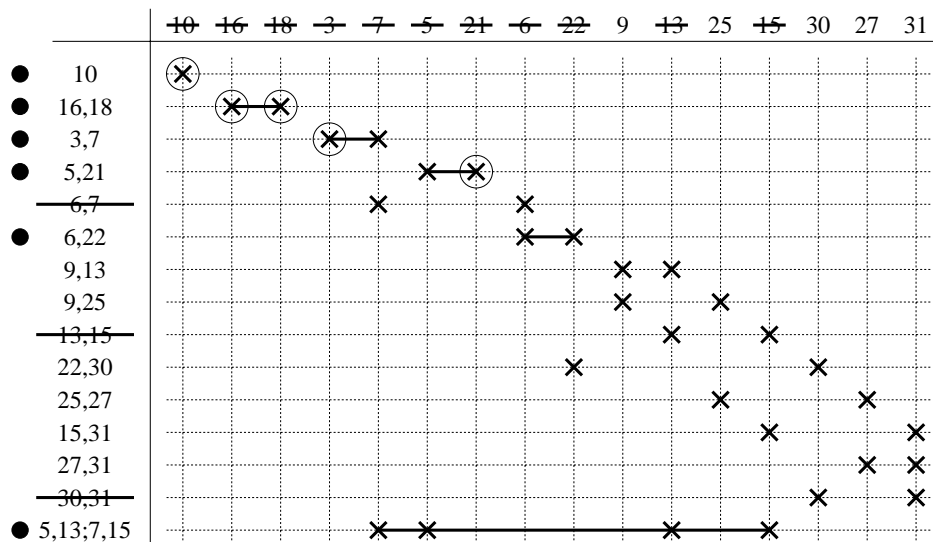


Abb. L47.4: Ermittlung der wesentlichen Primimplikanten

Für die verbleibenden Minterme (6, 22, 9, 13, 25, 15, 30, 27 und 31) müssen wir die minimale Restüberdeckung finden, d.h. aus den verbleibenden Primimplikanten die kleinste Menge auswählen, die alle übrigen Minterme abdeckt. Dabei sind natürlich Primimplikanten mit weniger Variablen denjenigen mit mehr Variablen vorzuziehen.

Für den Ausgang F gilt (Abb. L47.5): Wir wählen zuerst den Primimplikanten (5,13;7,15), weil er nur noch aus drei Variablen besteht.

Abb. L47.5: Primimplikantentafel für den Ausgang F (Zwischenschritt)

Wir markieren ihn (●) und streichen die abgedeckten Minterme 13 und 15. Damit wird der Primimplikant (13,15) sofort überflüssig und kann gestrichen

werden. Der Primimplikant (6,7) würde nur noch den offenen Minterm 6 abdecken, wir streichen ihn und wählen den Primimplikanten (6,22), der den Minterm 6 und zusätzlich noch 22 abdeckt. Es ergibt sich Abb. L47.5. Dasselbe Vorgehen wie bei (6,7) und (6,22) wenden wir auch für (9,13), der gestrichen wird, und (9,25) an. Für die verbleibenden Minterme (30, 27 und 31) gibt es mehrere Möglichkeiten, die alle gleichwertig sind. Wir gehen hier von oben nach unten vor und wählen die Primimplikanten (22,30) und (27,31). Diese werden der Reihe nach markiert (●), deren Minterme und anschließend die nun wieder überflüssigen Primimplikanten gestrichen. Dabei müssen wir eine doppelte Überdeckung des Minterms 22 in Kauf nehmen. Damit ergibt sich die komplette Primimplikantentafel für F nach Abb. L47.6. Die mit (○) markierten Primimplikanten, bildeten bei der Lösung mit der KV-Tafel die Überdeckung.

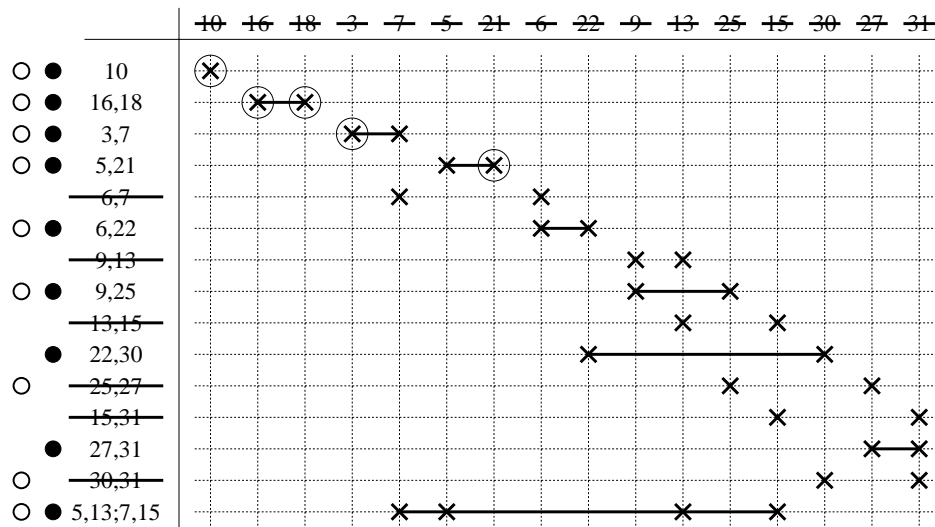


Abb. L47.6: Vollständige Primimplikantentafel für den Ausgang F

Alle markierten Primimplikanten (●) bilden nun die Minimalform für F . Sie lautet in Primimplikanten-Schreibweise:

$$F = (10) \vee (16, 18) \vee (3, 7) \vee (5, 21) \vee (6, 22) \vee (9, 25) \vee (22, 30) \vee (27, 31) \vee (5, 13; 7, 15)$$

und in Boolescher Form:

$$F = \overline{S_2} S_1 \overline{S_0} B \overline{A} \vee S_2 \overline{S_1} \overline{S_0} \overline{A} \vee \overline{S_2} \overline{S_1} B A \vee \overline{S_1} S_0 \overline{B} A \vee \overline{S_1} S_0 B \overline{A} \vee S_1 \overline{S_0} \overline{B} A \vee S_2 S_0 B \overline{A} \vee S_2 S_1 B A \vee \overline{S_2} S_0 A$$

Nun müssen wir die gleichen Schritte für den Ausgang \ddot{U} vornehmen. Die Einteilung der nur 3 Minterme in Gruppen zeigt Tabelle L47.5. Der Minterm 23 ist bereits ein Primimplikant.

| Dez. | S_2 | S_1 | S_0 | B | A | Gruppe |
|------|-------|-------|-------|-----|-----|----------------|
| 24 | 1 | 1 | 0 | 0 | 0 | 2 \checkmark |
| 26 | 1 | 1 | 0 | 1 | 0 | 3 \checkmark |
| 23 | 1 | 0 | 1 | 1 | 1 | 4 \star |

Tabelle L47.5: Einteilung der Minterme für \ddot{U} in Gruppen

Die Minterme 24 und 26 lassen sich zusammenfassen und ergeben den Primimplikanten (24,26) aus Tabelle L47.6.

| Dez. | S_2 | S_1 | S_0 | B | A | Gruppe |
|--------|-------|-------|-------|-----|-----|-----------|
| 24, 26 | 1 | 1 | 0 | – | 0 | 2 \star |

Tabelle L47.6: Gruppentabelle des 2.Durchganges

Nun erstellen wir die Primimplikantentafel für \ddot{U} (Abb. L47.7).

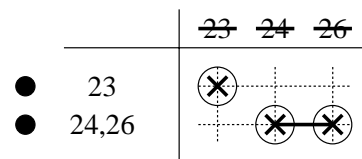


Abb. L47.7: Vollständige Primimplikantentafel für den Ausgang \ddot{U}

Alle markierten Primimplikanten bilden nun die Minimalform für \ddot{U} . Sie lautet:

$$\ddot{U} = S_2 \overline{S_1} S_0 B A \vee S_2 S_1 \overline{S_0} \overline{A}$$

Die Schaltung der ALU unterscheidet sich zu der in der KV-Lösung gefundenen nur unwesentlich. Lediglich bei dem Teil-Schaltnetz für F sind zwei UND-Glieder anders zu beschalten. Dies liegt darin begründet, dass bei der Lösung mit KV-Tafeln eine andere Restüberdeckung gewählt wurde. Statt (22,30) und (27,31) wurden bei der KV-Tafel die Primimplikanten (25,27) und (30,31) ausgewählt (Abb. L47.6).

Lösung der Aufgabe 48: Multiplexer

Multiplexer eignen sich sehr gut, um den Aufwand für ein Schaltnetz klein zu halten. Im einfachsten Fall nimmt man einen Multiplexer der für jede vorkommende Eingangsvariable einen Steuereingang hat. Dann muss man lediglich die Eingänge des Multiplexers entsprechend der Wertetabelle der zu realisierenden Funktion mit Nullen und Einsen zu belegen.

– K_1 :

| | | | | | |
|-------|-----------|----|----|----|----|
| K_1 | $Q_1 Q_0$ | 00 | 01 | 11 | 10 |
| | X | | | | |
| | 0 | × | × | 1 | 0 |
| | 1 | × | × | 0 | 1 |

Abb. L66.7: KV-Tafel für K_1

Analog zu J_1 ergibt sich nach der Vereinfachung mit der KV-Tafel aus Abbildung L66.7 für K_1 :

$$K_1 = \overline{X} Q_0 \vee X \overline{Q_0} = (X \neq Q_0)$$

Auch hier hätte man schon aus der Tabelle L66.1 ableiten können, dass $J_1 = K_1$ gilt, da bei jeder konkreten Belegung eines Einganges die Belegung des anderen beliebig ist.

Schaltbild

Mit beiden Möglichkeiten kommt man zum Schaltbild aus Abb. L66.8 (mit Antivalenzglied).

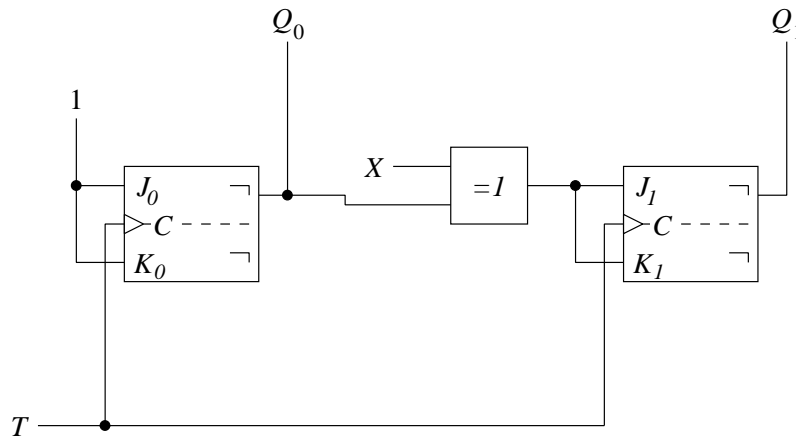


Abb. L66.8: Schaltwerk des steuerbaren Modulo-4 Zählers

Lösung der Aufgabe 67: Zustandsautomaten

L.67.1: Die Wertetabelle für die Steuersignale der Flipflops zeigt Tabelle L67.1. Dabei wurde für die Bestimmung der optimalen JK-Belegungen die Tabelle L64.1 zu Hilfe genommen.

| Z_i | t_n | | | | X | t_{n+1} | | | | Y | J_2 | K_2 | J_1 | K_1 | J_0 | K_0 |
|-------|-------|-------|-------|-----|-----|-----------|-------|-------|-----|-----|-------|-------|-------|-------|-------|-------|
| | z_2 | z_1 | z_0 | X | | z_2 | z_1 | z_0 | Y | | | | | | | |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 1 | 1 | 0 | × | 1 | × | 1 | × | |
| 0 | 0 | 0 | 0 | 1 | 0 | 0 | 0 | 1 | 0 | 0 | × | 0 | × | 1 | × | |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 0 | × | 1 | × | × | 0 | |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | × | 0 | × | × | 0 | |
| 2 | 0 | 1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 0 | × | × | 1 | 0 | × | |
| 2 | 0 | 1 | 0 | 1 | 0 | 1 | 1 | 1 | 1 | 0 | × | × | 0 | 1 | × | |
| 3 | 0 | 1 | 1 | 0 | 1 | 1 | 0 | 1 | 1 | 1 | × | × | 0 | × | 1 | |
| 3 | 0 | 1 | 1 | 1 | 0 | 1 | 0 | 0 | 0 | 0 | × | × | 0 | × | 1 | |
| 6 | 1 | 1 | 0 | 0 | 1 | 1 | 1 | 1 | 1 | × | 0 | × | 0 | 1 | × | |
| 6 | 1 | 1 | 0 | 1 | 1 | 1 | 1 | 1 | 1 | × | 0 | × | 0 | 1 | × | |
| 7 | 1 | 1 | 1 | 0 | 0 | 1 | 1 | 0 | 0 | × | 1 | × | 0 | × | 0 | |
| 7 | 1 | 1 | 1 | 1 | 0 | 0 | 0 | 0 | 0 | × | 1 | × | 1 | × | 1 | |

Tabelle L67.1: Wertetabelle zur Lösung der Aufgabe 67

L.67.2: Wir erstellen für alle Steuereingänge und den Ausgang KV-Diagramme und vereinfachen dann zur kürzesten DF.

Die KV-Diagramme für die Vorbereitungseingänge zeigen die Abb. L67.1 bis Abb. L67.3.

| J_2 | $z_0 X$ | | | | | K_2 | $z_0 X$ | | | | |
|-------|-----------|----|----|----|----|-------|-----------|----|----|----|----|
| | $z_2 z_1$ | 00 | 01 | 11 | 10 | | $z_2 z_1$ | 00 | 01 | 11 | 10 |
| | 00 | 0 | 0 | 0 | 0 | | 00 | × | × | × | × |
| | 01 | 0 | 0 | 0 | 1 | | 01 | × | × | × | × |
| | 11 | × | × | × | × | | 11 | 0 | 0 | 1 | 1 |
| | 10 | × | × | × | × | | 10 | × | × | × | × |

Abb. L67.1: KV-Diagramme für J_2 und K_2

Es ergeben sich folgende minimale DF:

$$\begin{aligned}
 J_2 &= z_1 z_0 \overline{X} \\
 K_2 &= z_0 \\
 J_1 &= \overline{X} \\
 K_1 &= \overline{z_2} \overline{z_0} \overline{X} \vee z_2 z_0 X \\
 J_0 &= \overline{z_1} \vee X \vee z_2 \\
 K_0 &= \overline{z_2} z_1 \vee z_1 X
 \end{aligned}$$

| | | | | | |
|-------|-----------|----|----|----|----|
| J_1 | $z_0 X$ | 00 | 01 | 11 | 10 |
| | $z_2 z_1$ | 00 | 01 | 11 | 10 |
| 00 | 1 | 0 | 0 | 1 | |
| 01 | × | × | × | × | |
| 11 | × | × | × | × | |
| 10 | × | × | × | × | |

| | | | | | |
|-------|-----------|----|----|----|----|
| K_1 | $z_0 X$ | 00 | 01 | 11 | 10 |
| | $z_2 z_1$ | 00 | 01 | 11 | 10 |
| 00 | × | × | × | × | |
| 01 | 1 | 0 | 0 | 0 | |
| 11 | 0 | 0 | 1 | 0 | |
| 10 | × | × | × | × | |

Abb. L67.2: KV-Diagramme für J_1 und K_1

| | | | | | |
|-------|-----------|----|----|----|----|
| J_0 | $z_0 X$ | 00 | 01 | 11 | 10 |
| | $z_2 z_1$ | 00 | 01 | 11 | 10 |
| 00 | 1 | 1 | × | × | |
| 01 | 0 | 1 | × | × | |
| 11 | 1 | 1 | × | × | |
| 10 | × | × | × | × | |

| | | | | | |
|-------|-----------|----|----|----|----|
| K_0 | $z_0 X$ | 00 | 01 | 11 | 10 |
| | $z_2 z_1$ | 00 | 01 | 11 | 10 |
| 00 | × | × | 0 | 0 | |
| 01 | × | × | 1 | 1 | |
| 11 | × | × | 1 | 0 | |
| 10 | × | × | × | × | |

Abb. L67.3: KV-Diagramme für J_0 und K_0

Für die Ausgangsfunktion ermitteln wir die Minimierung mit dem KV-Diagramm aus Abb. L67.4.

| | | | | | |
|-----|-----------|----|----|----|----|
| Y | $z_0 X$ | 00 | 01 | 11 | 10 |
| | $z_2 z_1$ | 00 | 01 | 11 | 10 |
| 00 | 1 | 0 | 0 | 1 | |
| 01 | 1 | 1 | 0 | 1 | |
| 11 | 1 | 1 | 0 | 0 | |
| 10 | × | × | × | × | |

Abb. L67.4: KV-Diagramm für Y

Es ergibt sich:

$$Y = \overline{z_2} \overline{X} \vee z_1 \overline{z_0}$$

```

s=      xxxx1000000    ; x=0 ?
neq?    ytest
>zero   s=      xx110000000    ; y=0
        clock
        quit

>ytest  s=      xxxx0010000    ; y=0 ?
        eq?      zero
        s=      xxxx0010100    ; a=y
        clock
        s=      11xx1011000    ; x=x+b -> x=x-1
        clock
        s=      xxxx1000000    ; x=0 ?
        eq?      end
>mloop  s=      xx111110000    ; y=y+a
        clock
        s=      11xx1011000    ; x=x+b -> x=x-1
        clock
        s=      xxxx1000000    ; x=0 ?
        neq?     mloop
>end    quit

```

Lösung der Aufgabe 85: Bereichsüberschreitung beim Zweierkomplement

L.85.1: Den Zahlenkreis für die Zweierkomplementdarstellung zeigt Abb. L85.1.

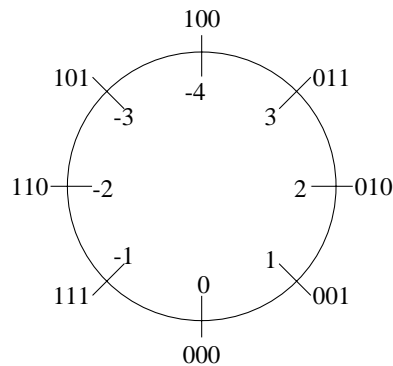


Abb. L85.1: Zahlenkreis für die Zweierkomplementdarstellung einer 3-Bit Zahl

L.85.2: Bei den folgenden Rechnungen sind x und y die Summanden, c die Überträge und s die Summe:

a) Negatives Ergebnis:

$$\begin{array}{rcccc}
 x & 0 & 1 & 1 & (3) \\
 y & 1 & 0 & 0 & (-4) \\
 \hline
 c & 0 & 0 & 0 & 0 \\
 \hline
 s & 0 & 1 & 1 & 1 & (-1)
 \end{array}$$

Da die Antivalenz der beiden höchsten Überträge *nicht* erfüllt ist, ist das Ergebnis ein gültiger 3-Bit Wert. Es ist negativ, weil das höchste Bit der Summe null ist.

b) Positives Ergebnis:

$$\begin{array}{rcccc}
 x & 0 & 1 & 1 & (3) \\
 y & 1 & 1 & 0 & (-2) \\
 \hline
 c & 1 & 1 & 0 & 0 \\
 \hline
 s & 1 & 0 & 0 & 1 & (1)
 \end{array}$$

Da die Antivalenz der beiden höchsten Überträge *nicht* erfüllt ist, ist das Ergebnis ein gültiger 3-Bit Wert. Es ist positiv, weil das höchste Bit der Summe eins ist.

c) Underflow:

$$\begin{array}{rcccc}
 x & 1 & 0 & 0 & (-4) \\
 y & 1 & 1 & 1 & (-1) \\
 \hline
 c & 1 & 0 & 0 & 0 \\
 \hline
 s & 1 & 0 & 1 & 1 & (\text{Underflow})
 \end{array}$$

Da die Antivalenz der beiden höchsten Überträge erfüllt ist, ist das Ergebnis *kein* gültiger 3-Bit Wert. Der Zahlenbereich wurde nach „unten“ überschritten, es handelt sich um einen *Underflow*.

d) Overflow:

$$\begin{array}{rcccc}
 x & 0 & 1 & 1 & (3) \\
 y & 0 & 0 & 1 & (1) \\
 \hline
 c & 0 & 1 & 1 & 0 \\
 \hline
 s & 0 & 1 & 0 & 0 & (\text{Overflow})
 \end{array}$$

Da die Antivalenz der beiden höchsten Überträge erfüllt ist, ist das Ergebnis *kein* gültiger 3-Bit Wert. Der Zahlenbereich wurde nach „oben“ überschritten, es handelt sich um einen *Overflow*.

Lösung der Aufgabe 86: 8-Bit Subtraktionen im Dualsystem

L.86.1: Die Zahlen können Wert von -128 bis $+127$ annehmen !

L.86.2: Zuerst bestimmen wir die dualen Darstellungen beider Zahlen und das Zweierkomplement von 68_{10} :

$$\begin{aligned}
 115_{10} &= 0111.0011_2 \\
 68_{10} &= 0100.0100_2 \\
 1011.1011 + 0000.0001 &= 1011.1100 = -68_{10}
 \end{aligned}$$

Normalisierung liefert die Teilsumme:

$$0,10038 \cdot 10^0$$

2. Addition: Die Angleichung des zweiten Summanden entfällt:

$$(0,10038 + 0,0025095) \cdot 10^0 = 0,1028895 \cdot 10^0$$

2. Schritt: Addition der Exponenten der beiden Operanden und des Exponenten des (normalisierten) Produktes der Mantissen:

$$(3) + (-2) + (0) = 1$$

Das normalisierte Produkt hat folglich den Wert:

$$0,1028895 \cdot 10^1$$

Lösung der Aufgabe 94: Branch Target Cache

L.94.1: Das Programm umfasst vier Befehle, also acht 16-Bit Wörter. Hinzu kommt der Schreibzugriff auf das externe RAM in Zeile 3. Insgesamt wird also neunmal auf das externe RAM zugegriffen.

L.94.2: Der Branch-Target-Cache speichert neben der Zieladresse eines Sprungs noch einen oder mehrere Befehle ab der Zieladresse des Sprungs. In dieser Aufgabe wird genau ein Befehl des Ziels gespeichert (Befehl Nr.1). Daher sind nur noch sieben Zugriffe auf das externe RAM erforderlich.

Lösung der Aufgabe 95: Analyse von CISC-Assembler

Der Unterschied einer `do`- zu einer `while`-Schleife liegt in der Reihenfolge der Erhöhung der Schleifenvariablen und des Vergleiches auf den Schleifenendwert.

Zur Lösung der Aufgabe müssen wir also nicht den ganzen Code der Assemblerprogramme verstehen, sondern nur auf das Vorkommen von Additions- und Vergleichsbefehlen achten.

Betrachten wir uns das erste Assemblerprogramm, so stellen wir fest, dass der Additionsbefehl `addq1 #1,d0` vor dem Vergleichsbefehl `comp1 d0,d1` ausgeführt wird. Dies entspricht eindeutig der `do`-Schleife. Umgekehrt kommt beim zweiten Assemblerprogramm erst der Vergleichsbefehl `comp1 d0,d1` zur Ausführung und dann der Additionsbefehl `addq1 #1,d0`. Dies entspricht eindeutig der `while`-Schleife.

Wir halten somit fest: Das Assembler-Programm 1 entspricht der Übersetzung der `do`-Schleife und das Assembler-Programm 2 der Übersetzung der `while`-Schleife.