CRITERI DI PROGETTO DI UN AMPLIFICATORE OPERAZIONALE PER ALTA FEDELTA'

Stefano Sgandurra

L'amplificatore operazionale è un circuito con vastissime applicazioni in quasi tutti i campi dell'elettronica. Il suo impiego in campo audio offre al progettista una notevole flessibilità, ma comporta alcuni problemi in particolare se realizzato come circuito integrato. Ciononostante un progetto attento conduce a risultati di assoluto rilievo anche con topologie relativamente semplici.

The operational amplifier is a circuit widely used in almost all the fields of electronics, offering the designer of audio equipment a marked flexibility but often gives rise to problems especially if implemented as integrated circuit. Nevertheless a careful design procedure can provide optimum performances even with relatively simple topologies.

A più di venti anni dalla nascita del primo circuito operazionale integrato, sul tappeto sono ancora numerosi problemi che travagliano un progettista che voglia utilizzare un così comodo componente in applicazioni audio. Poichè la maggior parte delle specifiche devono tendere ai massimi livelli, si è costretti alla fine, a pesare con molta oculatezza i compromessi per non alterare in modo significativo le prestazioni finali del circuito.

Per amplificatore operazionale lineare si intende un circuito a due ingressi la cui uscita è linearmente dipendente dalla differenza dei segnali presenti sulle entrate; nell'utilizzazione pratica tale circuito deve essere controreazionato (figura 1). Vediamo quali sono le specifiche principali che un circuito operazionale, sia a componenti discreti che integrato, deve avere per un impiego ottimale nel campo audio:

a) basso rumore di fondo
b) bassa distorsione statica (distorsione armonica totale o THD, intermodulazione o IMD)
c) banda passante superiore ai 100 kHz
d) impedenza d'ingresso regolabile e puramente resistiva
e) nessun tipo di distorsione dinamica (DIM, Q20, Slew Induced Distortion, ecc.)
f) bassa impedenza d'uscita
g) corrente d'uscita di picco di almeno ± 200 mA
h) buona stabilità e discreto margine di fase
i) clipping con moderato tempo di recupero
l) discreto valore della reiezione di modo comune (CMRR)
m) eccellente reiezione ai disturbi di alimentazione

Schema a blocchi di un amplificatore operazionale

Un circuito operazionale può essere schematizzato essenzialmente in tre blocchi (figura 2): i primi due hanno guadagno di tensione elevato mentre il terzo amplifica soltanto in corrente. Aumentare il numero degli stadi amplificatori di tensione è generalmente controproducente perché peggiora il tempo di transito del segnale nel circuito (ritardo di gruppo), per cui, anche se alla fine si raggiungono ad anello aperto bande passanti molto estese, il ritardo di gruppo che si trasforma in un ritardo di fase pari a:

(1) $\varphi^{o}(f) = -t_d \cdot f \cdot 360$ $\varphi^{o}(f) =$ fase

t_d = ritardo di gruppo f = frequenza

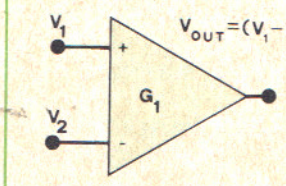


Figura 1 — Simbolo elettronico di un amplificatore operazionale lineare; l'uscita dipende dalla tensione differenziale dei due ingressi.

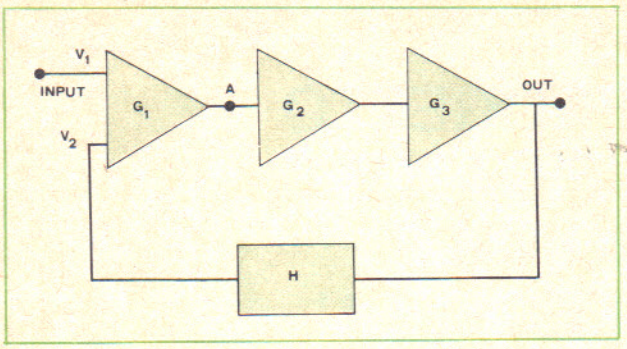


Figura 2 — Struttura a blocchi di un amplificatore operazionale a tre stadi con rete di controreazione esterna.

costringe il progettista, nel caso del circuito operazionale controreazionato, a limitare la banda passante a qualche MHz per evitare i problemi d'instabilità ad anello chiuso. Ad esempio, un ritardo del segnale fra l'uscita e l'ingresso di 50 ns rappresenta a 2,5 MHz già 45° di ritardo di fase. L'amplificatore G_1 ha il compito di amplificare la differenza dei segnali presenti ai due ingressi:

(2) $V_{out} = (V_1 - V_2) \cdot G_1$

Il blocco G_2 ha essenzialmente due funzioni: la prima è quella di amplificatore la seconda quella di traslatore del livello delle polarizzazioni. L'ultimo blocco contrassegnato con G_3 ha normalmente guadagno di tensione unitario mentre il guadagno in corrente è molto elevato. La rete H, di tipo passivo ed in generale esterna al circuito, ha il compito di determinare la funzione di trasferimento ad anello chiuso dell'intera catena.

Analisi circuitale

Analizzando in particolare il progetto di ogni blocco occorre precisare che una visione chiara a priori della utilizzazione finale del circuito permette fin dalle prime fasi del progetto scelte ben precise e ottimizzate per l'utilizzazione cui è destinato. Nel progetto dell'operazionale che segue s'immagina d'impiegare tale circuito come amplificatore di linea con un guadagno di 20 dB oppure come amplificatore RIAA con guadagno di 34 dB (1 kHz). I due circuiti anche se presentano piccole differenze possono essere facilmente derivati dalle considerazioni che seguono.

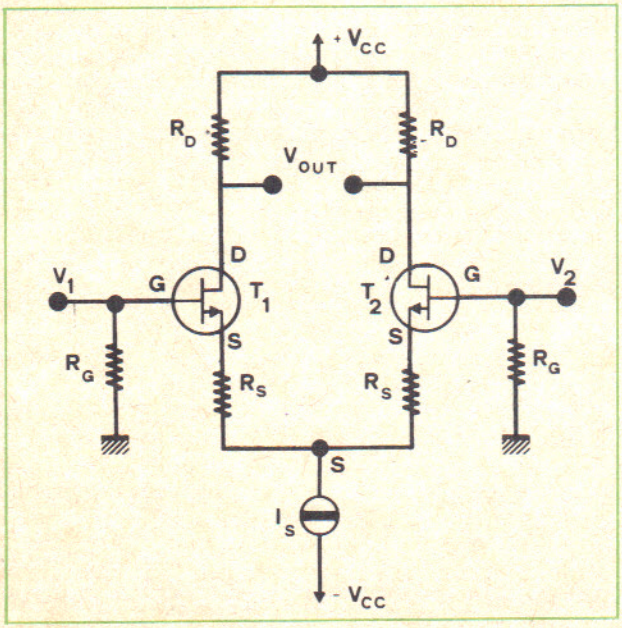


Figura 3 — Stadio d'ingresso differenziale a transistori Fet.

Il blocco G_1 viene normalmente realizzato con un circuito differenziale a transistori o a Fet. L'impiego del Fet presenta numerosi vantaggi: l'impedenza d'ingresso del dispositivo è elevatissima per cui tutto il circuito ha l'impedenza d'ingresso dipendente unicamente dalla resistenza di polarizzazione del gate (figura 3). Proprio in virtù del fatto che la corrente d'ingresso è praticamente nulla, il Fet non incrementa la sua distorsione al variare della resistenza della sorgente del segnale al contrario di quanto avviene per un differenziale a transistori. Ciò è molto importante nel caso dell'amplificatore RIAA in quanto un fonorivelatore presenta una impedenza essenzialmente induttiva che diventa notevolmente alta all'aumentare della frequenza. Il guadagno del Fet, inoltre, è intrinsecamente più basso di quello del transistore bipolare: ciò è, al contrario di quanto possa sembrare, un vantaggio poichè lo Slew–Rate (S/R), che è inversamente proporzionale al g_m (transconduttanza), è di conseguenza, assai elevato, circa quaranta volte maggiore di quello del transistore. Il guadagno differenziale del circuito di figura 3 è dato da:

(3) $$G = \frac{g_m \cdot R_D}{1 + g_m \cdot R_S}$$

Se $g_m \cdot R_S \gg 1$ allora: $G = R_D / R_S$

Il compito di R_S è quello di accoppiare meglio le due tensioni V_{GS}, cioè di controllare la tensione di off–set dello stadio d'ingresso. Il loro valore deve essere tenuto basso se non si vuole diminuire troppo il guadagno (3) : la caduta di tensione lungo R_S deve essere dell'ordine della differenza di tensione V_{GS} (tensione gate–source) dei due Fet; normalmente il tutto viene tarato mediante trimmer. Un simile primordiale schema presenta innumerevoli inconvenienti. Il segnale d'uscita, prelevato su uno dei due drain, oltre che ad essere sbilanciato (ciò comporta una perdita di guadagno di 6 dB), presenta una limitazione nella dinamica che è determinata dal valore della c.d.t. (caduta di tensione) su R_D, visto che il segnale in uscita è ovviamente un segnale di tensione. Un ulteriore grave problema deriva dal fatto che il segnale modifica dinamicamente la tensione di drain con la conseguente variazione della V_{GD} (tensione gate–drain) e della capacità parassita associata C_{GD}. Il tutto si riflette sulla banda passante del blocco G_1 e sulla stabilità del sistema che viene a dipendere dal livello del segnale d'ingresso. Per ovviare a tali inconvenienti si può pilotare la R_D mediante un circuito a base comune, che con il differenziale T_1 e T_2 costituisce un differenziale cascode. Ulteriori vantaggi si hanno nel polarizzare dinamicamente la base di T_3 e T_4 (figura 4); se la resistenza R_P è alimentata da due generatori di corrente (I_S e I_O) essa si comporta come un generatore di tensione pari a :

(4) $V_P = R_P \cdot I_O$

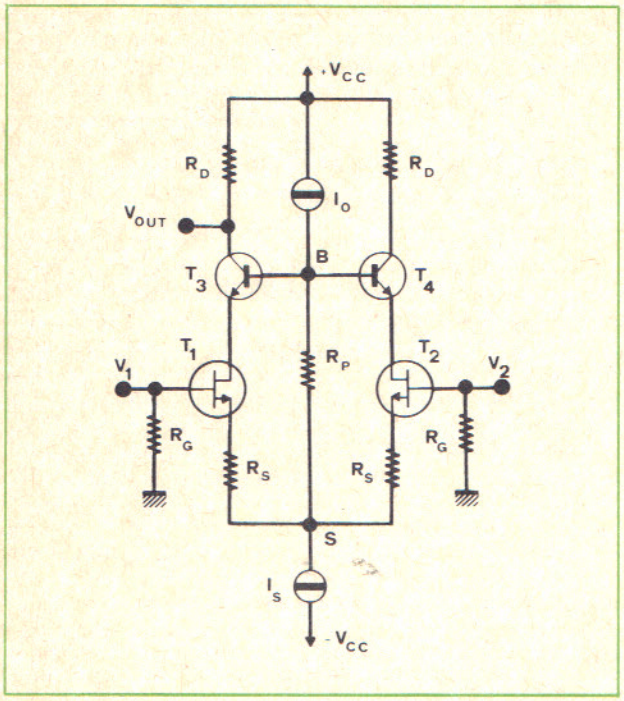


Figura 4 — Stadio d'ingresso differenziale a transistori Fet con circuito cascode per allargare la banda passante e con polarizzazione dinamica di tipo bootstrap.

Il segnale d'ingresso, che si trova praticamente immutato in ampiezza nel punto S, si riflette sulla polarizzazione di base di T_3 e T_4 per cui le tensioni di drain di T_1 e T_2 tendono a seguirlo. La logica conseguenza è che le tensioni V_{GD} rimangono sostanzialmente costanti senza modificare il valore della capacità parassita C_{GD}. La resistenza R_P può essere sostituita da uno zener che tiene bloccata la tensione fra i punti S e B del circuito. Il generatore di corrente I_S contribuisce a mantenere alta la reiezione di modo comune (CMRR) dello stadio d'ingresso. La banda passante di un differenziale cascode è generalmente molto alta, ma dipende, tuttavia, dal guadagno dello stadio, dalle frequenze di taglio dei transistori e dei Fet, dalle capacità parassite e dalle correnti di drain. Comunque si ottengono facilmente frequenze di taglio dell'ordine dei MHz.

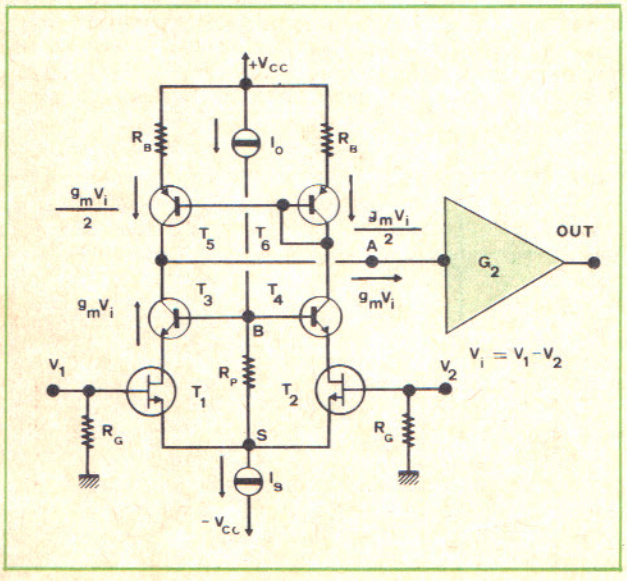


Figura 5 — Stadio d'ingresso completo dell'amplificatore realizzato con un differenziale cascode caricato con uno specchio di corrente. Un circuito siffatto costituisce un amplificatore a transconduttanza, per cui nel punto A il segnale d'uscita è in corrente. Il circuito di carico è costituito dall'amplificatore G_2 a transimpedenza.

Un ulteriore evoluzione del circuito di figura 4 si ottiene sostituendo le due resistenze di drain R_D con uno specchio di corrente (figura 5). Il vantaggio principale, oltre a quello di recuperare i 6 dB che si perdono uscendo in modo sbilanciato da una delle resistenze di drain, consiste nell'avere un segnale d'uscita in corrente proporzionale alla tensione differenziale d'ingresso. In questo modo, nel punto A, il segnale presenta valori di tensione molto piccoli evitando così il problema del clipping interno con generazione di distorsione dinamica (DIM). Poichè il carico del differenziale cascode è un generatore di corrente, il guadagno, molto elevato, dipende quasi unicamente dall'impedenza d'ingresso di G_2, per cui si ha

$$(5) \qquad G_1 \cong g_m \cdot Z_2$$

dove con Z_2 è indicata l'impedenza d'ingresso di G_2 pari a circa:

$$(6) \qquad Z_2 \cong \beta \cdot R_1$$

Un siffatto amplificatore a transconduttanza, fornendo un segnale d'uscita in corrente, si presta molto bene a pilotare un amplificatore a transimpedenza facilmente realizzabile a transistori. Questo stadio che costituisce l'amplificatore di guadagno G_2 può essere realizzato nel modo illustrato in figura 6. Il complesso costituito da T_7 e T_8 può essere visto come un circuito Darlington con una resi-

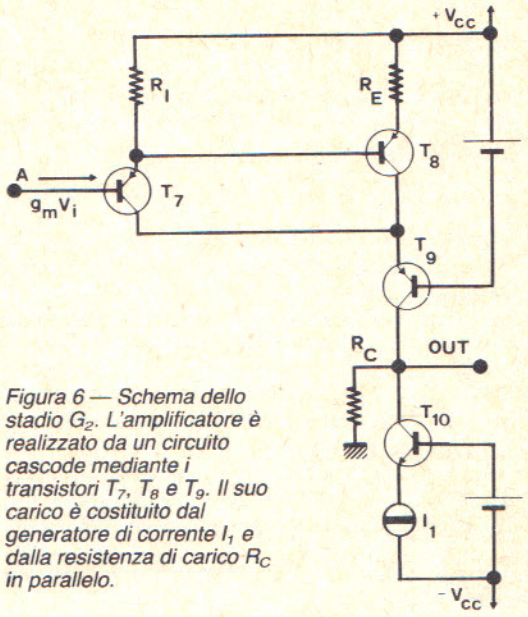


Figura 6 — Schema dello stadio G_2. L'amplificatore è realizzato da un circuito cascode mediante i transistori T_7, T_8 e T_9. Il suo carico è costituito dal generatore di corrente I_1 e dalla resistenza di carico R_C in parallelo.

stenza di emettitore R_E e una di carico R_C; il guadagno in tensione di questo stadio è dato da circa:

(7) $G_2 \cong R_C/R_E$

T_7 e T_8 per semplicità sono supposti uguali e con guadagno β. Tramite la (5), la (6) e la (7) si determina il guadagno totale della catena diretta G_1G_2 :

(8) $G_1 \cdot G_2 = g_m \cdot \beta \cdot R_I \cdot R_C / R_E$

Le resistenze R_E e R_I che costituiscono una reazione locale di G_2 contribuiscono a linearizzare sia il guadagno che l'impedenza d'ingresso dello stadio. Il carico di collettore di T_7 e T_8 è realizzato dal parallelo di R_C con l'elevatissima impedenza interna del generatore di corrente I_I. La resistenza R_C è alimentata tramite i due transistori a base comune T_9 e T_{10} che, oltre ad aumentare la banda passante di G_2, migliorano sia la distorsione statica che d'intermodulazione. Il complesso di T_7, T_8 e T_9 può essere visto anche come un amplificatore cascode; d'altra parte se non fossero presenti T_9 e T_{10} il collettore di T_8 sarebbe costretto ad ampie escursioni di tensione per cui si avrebbe, per effetto Early, una elevata modulazione della larghezza di base di T_8 con conseguente forte intermodulazione statica. In pratica, poichè l'emettitore di T_9 si trova bloccato in tensione, il valore della V_{CE} di T_8 varia assai poco anche per grandi escursioni della tensione d'uscita. Lo stadio G_3, con guadagno unitario, può essere realizzato con un normale push–pull con transistori Darlington a simmetria complementare in classe A (figura 7).

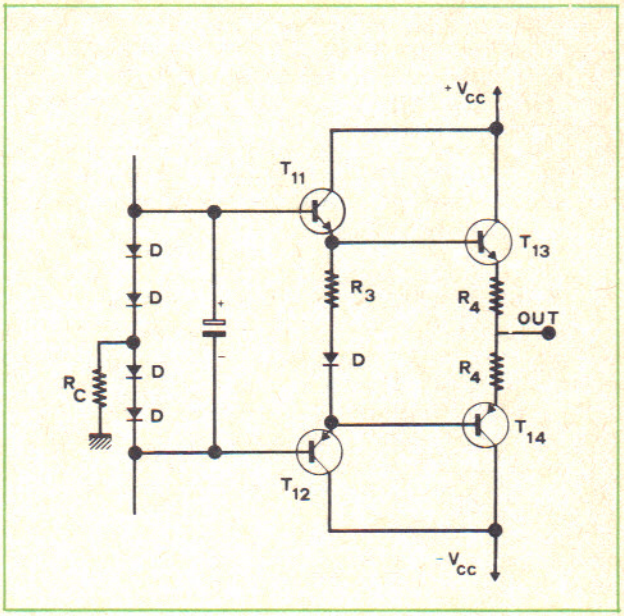


Figura 7 — Stadio d'uscita G_3: il circuito è un push – pull a simmetria totalmente complementare in classe A. La polarizzazione statica è assicurata dai diodi D.

Regolando il valore di R_3 si varia la corrente di collettore di T_{11} e T_{12}; le due resistenze R_4 evitano che T_{13} e T_{14}

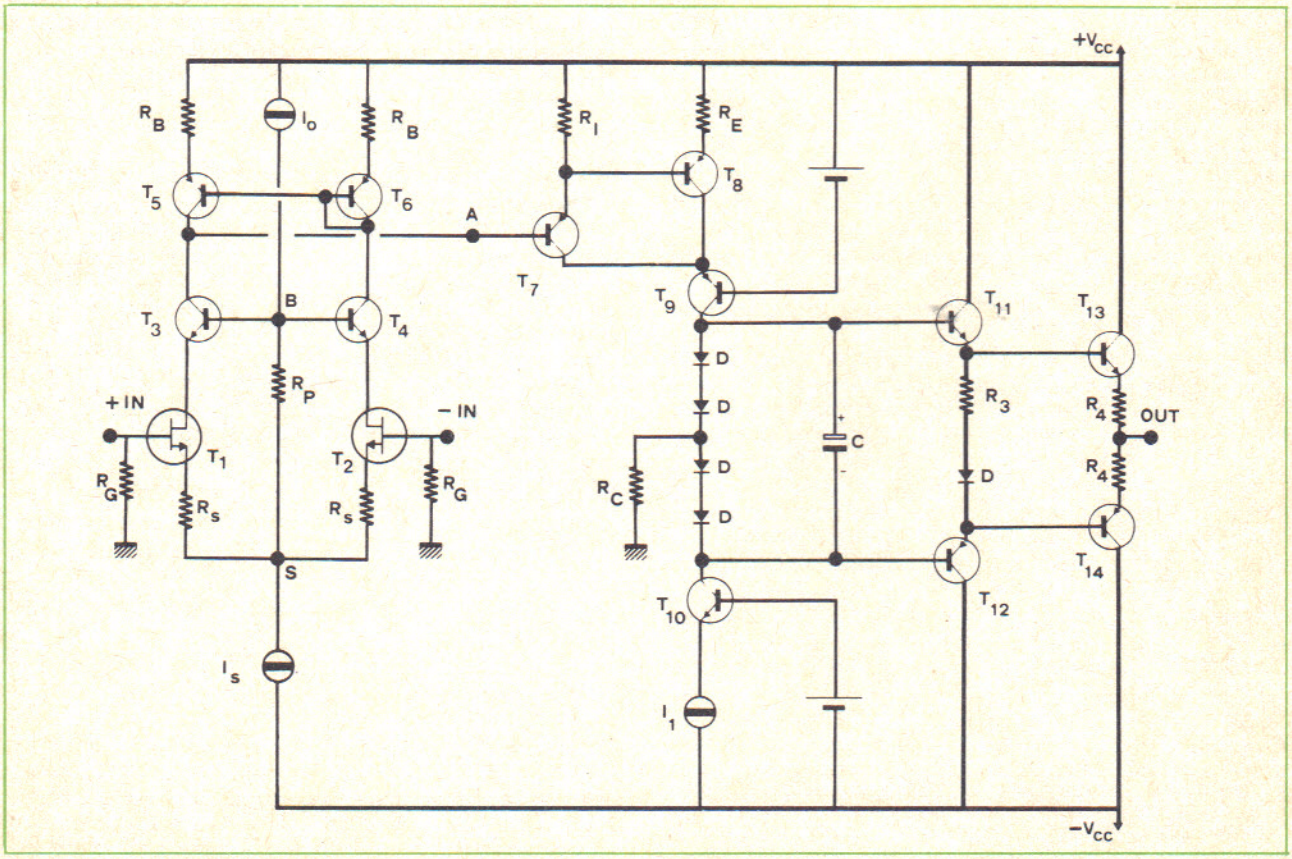


Figura 8 — Schema generale di principio dell'intero amplificatore operazionale senza rete di controreazione e circuiti di compensazione in frequenza.

vadano in valanga termica. La polarizzazione statica è assicurata dai diodi D sostituibili da un moltiplicatore di V_{BE}. Una volta giunti allo schema elettrico di principio riportato in figura 8 occorre fare alcune considerazioni di progetto vero e proprio.
Le prestazioni dinamiche (banda passante, S/R, ecc.) sono intimamente collegate al problema della stabilità in frequenza del circuito controreazionato nonchè alle correnti e alle tensioni di polarizzazione dei vari stadi.

Tecniche di compensazione in frequenza.

Poichè l'amplificatore deve essere controreazionato è necessario che la banda passante ad anello aperto venga limitata. A tal fine si pone nella catena diretta G_1G_2 un polo, cosidetto dominante, alla frequenza f_o. Il valore di f_o dipende unicamente dal guadagno statico G_1G_2 e dalla banda passante che si desidera ad anello chiuso (figura 9).La frequenza di taglio dell'amplificatore controreazionato vale circa:

(9) $f_t\ (-3\ dB) = f_o.G_1.G_2/G_{CL}$

dove con G_{CL} si è indicato il guadagno ad anello chiuso. Il valore G_1G_2/G_{CL} coincide praticamente con il fattore di controreazione ed è variabile in frequenza; se ad esempio si desidera $G_{CL} = 10$ (20 dB) e $f_t = 2$ MHz si ha allora: $G_1G_2 = 10.000$ (80 dB), per cui si deve porre il polo dominante a circa 2 kHz. A questo punto vi sono due possibilità per la posizione del polo dominante f_o che può essere inserito o nello stadio di guadagno G_2 o in G_1. Nel primo caso il polo viene ottenuto ponendo una capacità fra la base ed il collettore di T_7 (figura10): la capacità C_C, per effetto Miller, fa si che lo stadio G_2 si comporti come un integratore. Una simile compensazione, largamente diffusa fra molti progettisti audio, è assai deleteria in quanto il condensatore C_C limita fortemente lo Slew–Rate dello stadio G_2 che vale:

(10) $S/R(G_2) = I_7/C_C$

d'altra parte lo S/R di G_2 controlla la banda di potenza tramite la formula

(11) $S/R(G_2) = 2\cdot\pi\cdot f_{BP}\cdot V_P$

V_p = tensione di picco massima in uscita
f_{BP} = banda passante di potenza

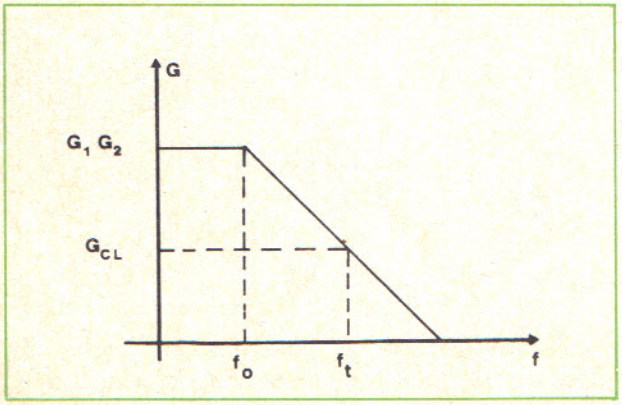


Figura 9 — Diagramma di Bode del modulo della funzione di trasferimento dell'operazionale; f_o è la frequenza di taglio ad anello aperto mentre f_t è quella ad anello chiuso.

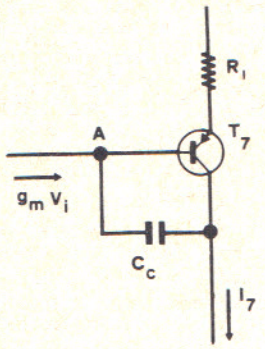


Figura 10 — Sistema di compensazione in frequenza tipico, non adatto, però, all'impiego in alta fedeltà. Il condensatore C_C causa gravi limitazioni allo Slew – Rate dello stadio d'uscita e può generare forti distorsioni dinamiche.

Per esempio se: $I_7 = 5$ mA; $C_C = 500$ pF, allora: $S/R(G_2) = 10$ V/μs, che con una tensione d'uscita di 20 V_{eff} fornisce una banda di potenza di circa 56 kHz, con gli inerenti problemi di stabilità per i segnali d'uscita di elevato livello. Un ulteriore gravissimo problema consiste nel fatto che nel punto A il segnale aumenta fortemente con la frequenza in quanto la controreazione, forzando l'uscita a mantenere costante il livello della risposta in frequenza, compensa la perdita di guadagno di T_7 aumentando la tensione di pilotaggio nel punto A. Poichè in questo punto la dinamica è assai limitata (dell'ordine di qualche volt) per problemi di polarizzazione statica, è facile che il segnale, in alta frequenza, sia saturato (clipping) con conseguente intermodulazione dinamica (DIM). Da tutto ciò si deduce che la posizione migliore per il polo dominante

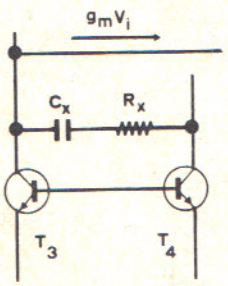


Figura 11 — La capacità C_X insieme all'impedenza d'ingresso Z_2 del secondo stadio costituisce il polo dominante dell'intero amplificatore; eventuali poli naturali dovuti a capacità parassite del circuito possono essere compensati dallo zero originato dalla costante di tempo C_XR_X.

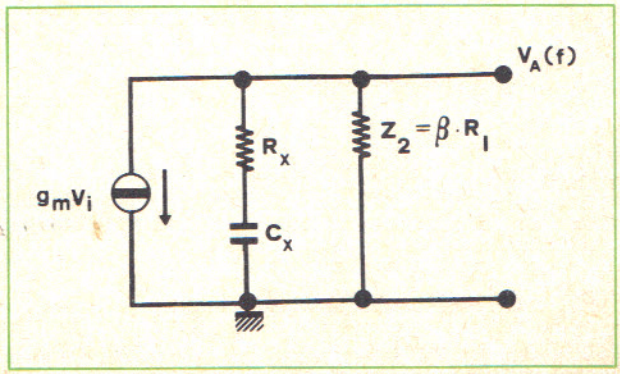


Figura 12 — Circuito equivalente dello schema di Figura 11.

è nel blocco G_1. Tale compensazione si ottiene ponendo una rete RC fra i due collettori di T_3 e T_4 (figura 11). Il circuito equivalente del primo stadio può essere schematizzato come in figura 12. La funzione di trasferimento risulta essere:

$$(12) \qquad G_1(s) = g_m \cdot Z_1 \cdot \frac{1+sC_xR_x}{1+sC_xR_i}$$

il polo dominante f_o è dato da:

$$(13) \qquad f_o = \frac{1}{2\cdot\pi\cdot C_x\cdot Z_2} = \frac{1}{2\cdot\pi\cdot C_x\cdot\beta\cdot R_i}$$

e lo zero della funzione posto alla frequenza f_z

$$(14) \qquad f_z = \frac{1}{2\cdot\pi\cdot C_x\cdot R_x}$$

si può spostare all'infinito ponendo $R_X = 0$; tuttavia, questo zero è molto comodo per compensare eventuali poli naturali dello stadio G_2. A questo punto è d'obbligo fare alcune considerazioni sullo Slew–Rate.

Slew–Rate

Come si è detto lo S/R controlla la banda di potenza di uno stadio amplificatore attraverso la formula:

$$(15) \qquad S/R(out) = 2\cdot\pi\cdot f_{BP}\cdot V_P$$

e poichè la banda passante ad anello chiuso vale:

$$(16) \qquad f_t\ (-3\ dB) = f_o.G_1.G_2.H$$

si deduce che il caso ideale è quello in cui la banda di potenza coincide con quella passante: $f_{BP} = f_t$. Poichè lo S/R del primo stadio è dato da:

$$(17) \qquad S/R(G_1) = \frac{(I_S - I_0)}{C_x}$$

si ha che lo S/R in uscita risulta amplificato del fattore G_2:

$$(18) \qquad S/R(out) = \frac{(I_S - I_0)}{C_x}.G_2 = 2\cdot\pi\cdot f_{BP}\cdot V_p(out)$$

da cui si ricava la banda passante di potenza in uscita:

$$(19) \qquad f_{BP} = \frac{(I_S - I_0)\cdot G_2}{C_x\cdot 2\cdot\pi\cdot V_P(out)}$$

Uguagliando la (19) con la (16) e semplificando si giunge all'interessante risultato che, per avere una banda di potenza uguale a quella passante, la corrente nel differenziale d'ingresso deve essere:

$$(20) \qquad (I_S - I_0) = g_m.H.V_p\ (out)$$

Da ciò si deduce che controllando il valore della corrente nel differenziale ed il g_m di T_1 e T_2 si posssono ottenere valori dello S/R assai elevati. Lo S/R del secondo stadio dipende unicamente dalla capacità parassita collettore – base di T_9 e dalla sua corrente di polarizzazione. Scegliendo quest'ultima di valore relativamente elevato e selezionando per T_9 e T_{10} transistori con basse capacità interne, il valore finale dello S/R viene a dipendere unicamente dal primo stadio secondo la formula (18). Queste considerazioni teoriche valgono se il guadagno di G_2 è costante in frequenza, altrimenti è necessario tener conto della perdita di guadagno di G_2 per giungere ad un corretto valore finale dello Slew–Rate.

Specifiche di progetto

Vediamo, ora, quali sono le specifiche richieste per poter procedere nel progetto dell'amplificatore di linea con guadagno di 20 dB e le eventuali modifiche da apportare al circuito per correggere eventuali differenze dal caso ideale:

a) banda passante maggiore di 500 kHz
b) fattore di controreazione fino a 2,2 kHz magg.di 60 dB
c) distorsioni trascurabili
d) nessuna distorsione d'intermodulazione dinamica per segnali di qualsiasi larghezza di banda
e) basso rumore di fondo
f) margine di fase di almeno 45°
g) S/R maggiore di 100 V/μs.

Poichè il guadagno ad anello chiuso è di 20 dB, il prodotto G_1G_2 deve essere maggiore di 80 dB. E' conveniente scegliere per G_1 un guadagno maggiore di G_2 perché in questo modo il rumore di fondo di G_2 diventa trascurabile rispetto a quello dello stadio d'ingresso G_1. Diminuire troppo il guadagno del secondo stadio comporta, nel punto A del circuito, un segnale relativamente elevato con la conseguente necessità di aumentare il margine di dinamica interno. Scegliendo, ad esempio; $G_1 = 50$ dB e $G_2 = 33$ dB si ha: $G_1G_2 = 83$ dB per cui il fattore di controreazione fino a 2.2 kHz è 63 dB.

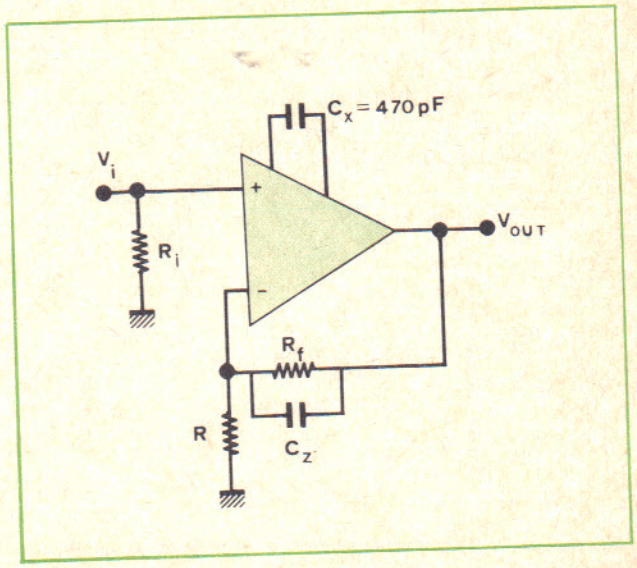


Figura 13 — Spostando lo zero di compensazione (R_fC_z) a 600 kHz nella rete di controreazione, l'amplificatore di linea, con un guadagno di 20 dB, accetta all'ingresso segnali con larghezza di banda pressochè infinita senza generare alcun tipo di distorsioni dinamiche.

Se i Fet utilizzati hanno un g_m tipico di 2.10^{-3} A/V, l'impedenza d'ingresso Z_2 di G_2 deve essere:

$$Z_2 = G_1/g_m = \frac{316}{2 \cdot 10^{-3}} = 160 k\Omega$$

Da ciò si deduce che R_l deve essere maggiore di Z_2/β dove con β si è indicato il guadagno in corrente di T_7 e T_8. Per valori di β fra 150 e 200 è consigliabile dimensionare R_l intorno a 1,2 kohm, tenendo conto dello scostamento del guadagno dal caso ideale dovuto alla conduttanza d'uscita del primo stadio. Ponendo il polo dominante a 2,2 kHz si trova la capacità C_X data dalla (13) : C_X = 470 pF. Poichè lo S/R in uscita deve essere maggiore di 100 V/µs, quello nel punto A del circuito (cioè lo S/R del primo stadio) deve essere (17), (18) maggiore di 2,3 V/µs. Scegliendo per $(I_S - I_0)$ una corrente di 4 mA lo S/R di G_1 è pari a circa 8,5 V/µs che, una volta amplificato da G_2, permette di avere all'uscita un valore dell'S/R di:

S/R (out) = 370 V/µs

abbondantemente al disopra delle specifiche richieste.
A questo punto, se la banda passante di G_2 fosse infinita, tutto funzionerebbe come in figura 9 e l'amplificatore avrebbe le seguenti prestazioni:

f_o = 2,2 kHz — $f_t = f_o \cdot 1400$ (63 dB) = 3,1 MHz
G_1G_2 = 83 dB — S/R (out) = 370 V/µs
G_{CL} = 20 dB — f_{BP} = 2,1 MHz (V_{out} = 28 V_{picco})

Una volta realizzato un amplificatore sperimentale, lo stadio G_2 può presentare, ad esempio, (come avviene poi in realtà) un taglio naturale in frequenza intorno ai 600 kHz non facilmente eliminabile fisicamente. A questo punto la stabilità è compromessa se non si interviene ponendo uno zero nella funzione di anello G_1G_2H. Tale zero è facilmente ottenibile mediante la costante di tempo C_XR_X (12). Risolvendo si ha:

$$R_X = \frac{1}{2 \cdot \pi \cdot 6 \cdot 10^5 \cdot 470 \cdot 10^{-12}} = 560\Omega$$

Con questa classica compensazione polo – zero l'amplificatore risulta perfettamente stabile e con una banda passante di circa 3 MHz. Nella foto 1 è visibile la risposta in uscita e nel punto A; il picco nella seconda traccia è dovuto al segnale di errore che compensa la caduta di guadagno di G_2 sopra i 600 kHz, per cui, se non si lascia

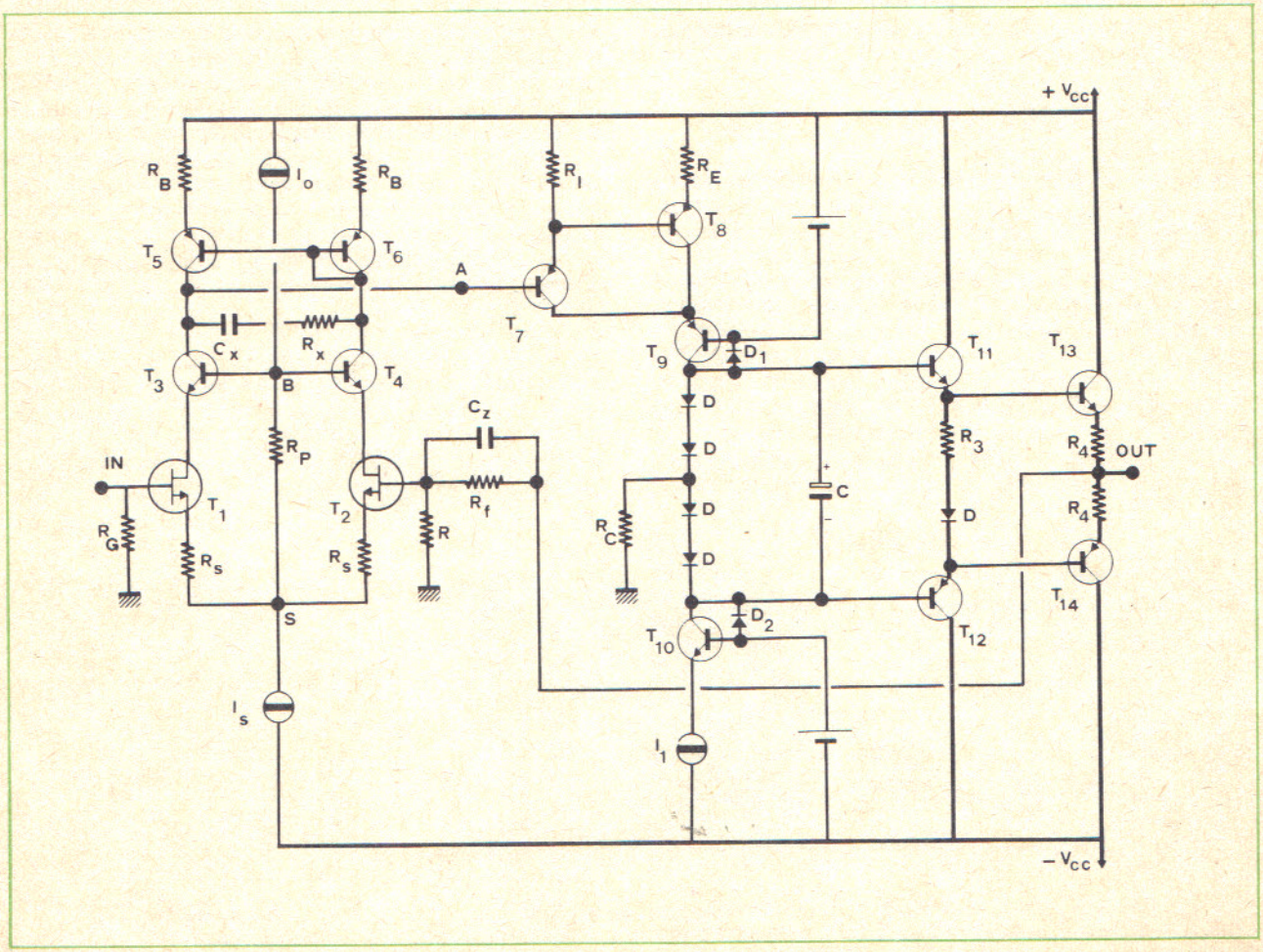


Figura 14 — Schema generale dell'amplificatore di linea con i valori delle correnti e le reti di compensazione in frequenza.

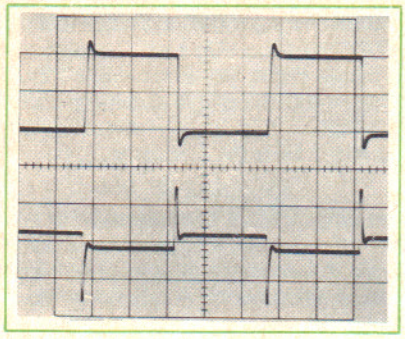


Foto 1 — Risposta all'onda quadra a 100 kHz dell'amplificatore di linea (traccia superiore 10V/div) e il segnale di errore prelevato nel punto A del circuito (traccia inferiore 1V/div). Orizzontale 2μs/div.

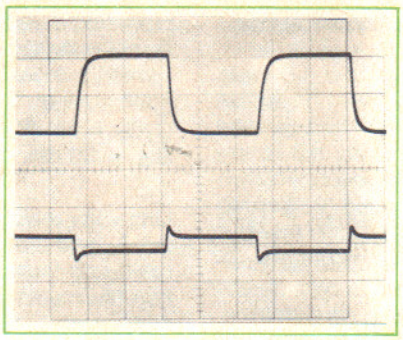


Foto 2 — Risposta all'onda quadra filtrata a 600 kHz (traccia superiore 10V/div), nel punto A del circuito (traccia inferiore 1V/div) il picco del segnale di errore scompare. Orizzontale 2μs/div.

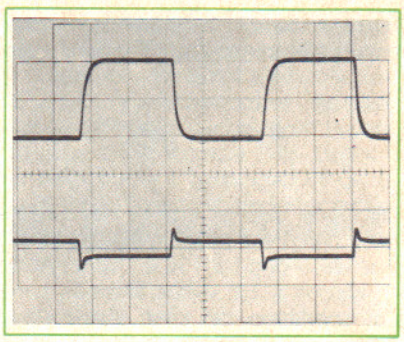


Foto 3 — Risposta all'onda quadra senza filtratura del segnale in ingresso, ma con lo zero di compensazione spostato nell'anello di reazione. Il segnale di errore nel punto A non presenta alcun picco di tensione.

un sufficiente margine di dinamica nel punto A, (tramite una caduta di qualche volt su R_E) l'amplificatore può generare DIM. Se, viceversa, si limita la banda passante del segnale d'ingresso a 600 kHz, si ottiene il risultato della foto 2. Questo è il caso, ormai classico, risolto già da tempo da Otala e altri. Un ulteriore possibilità è quella di spostare lo zero di compensazione nel blocco di controreazione H (figura 13); praticamente si ottiene lo stesso risultato senza ricorrere alla filtratura in ingresso del segnale (foto 3). Il valore del condensatore C_Z è dato da:

$$C_Z = \frac{1}{2 \cdot \pi \cdot 6 \cdot 10^5 \cdot 9 \cdot 10^3} = 30\,pF$$

R_F = 9 kohm
R = 1 kohm

Ovviamente in questo caso la banda passante dell'amplificatore si riduce a 600 kHz. Se poi il segnale viene ulteriormente filtrato all'ingresso, sempre a 600 kHz, il risultato è quello della foto 4.
Per migliorare il margine di stabilità si può porre un altro zero intorno ai 3 MHz, in modo tale da anticipare di 45° la risposta in fase, compensando in parte il ritardo dovuto al tempo di transito del segnale nell'amplificatore. Il risultato finale è quello della foto 5 in cui ad una banda passante di 600 kHz è associato uno S/R di circa 150 V/μs che permette di avere un segnale d'uscita di 20 V_{eff} anche a 600 kHz. Ma il fatto più importante è che l'amplificatore completo accetta segnali con qualsiasi larghezza di banda senza creare all'interno del loop picchi di tensione che potrebbero generare distorsioni dinamiche.

Distorsione

Fino a pochi anni fa la distorsione armonica si è combattuta con elevatissimi fattori di controreazione che in molti casi superavano i 100 dB. La strada più corretta, è, secondo un'opinione ormai largamente diffusa, quella di ottenere basse distorsioni già ad anello aperto, selezionando opportunamente i punti di lavoro dei transistori e le loro curve caratteristiche. Nello stadio d'ingresso la THD, generata principalmente dai Fet, è di seconda armonica. Un elevato valore della corrente di drain assicura un funzionamento lontano dalla regione di pinch–off che è assai poco lineare. Per quanto riguarda i transistori è bene che le loro caratteristiche d'uscita siano attentamente controllate soprattutto nel caso dei transistori T_9 e T_{10}. Le curve caratteristiche devono presentarsi regolarmente spaziate anche in prossimità della regione di saturazione. A titolo di esempio è stata impiegata per T_9 e T_{10} la coppia complementare, non adatta, BF 415 (foto 6) e BF 416 (foto 7) con curve caratteristiche decisamente non lineari; il risultato a 100 kHz è mostrato in foto 8. Nella traccia inferiore è presente una distorsione, rilevata nel punto A del circuito, causata dalle pessime caratteristiche di saturazione del BF 416 (foto 7). Sostituita la coppia BF con la più adatta BD 139 (foto 9) e BD 140 (foto 10) i risultati, a parità di condizioni, sono nettamente migliori (foto 11).

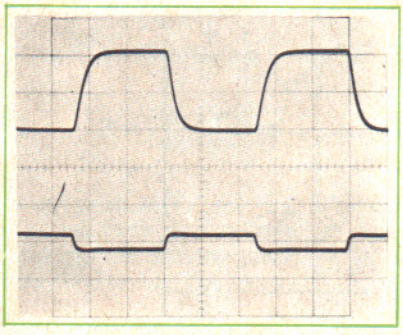


Foto 4 — Stesse condizioni della foto 3, ma con il segnale di ingresso filtrato a 600 kHz.

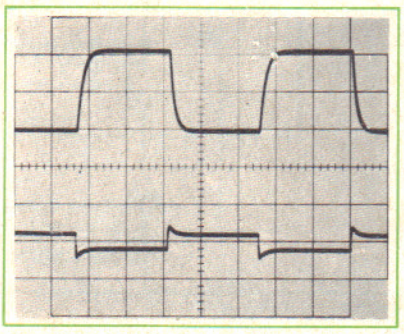


Foto 5 — Risposta al segnale a larga banda con doppio zero di compensazione nello stadio G_1 e nella rete di reazione.

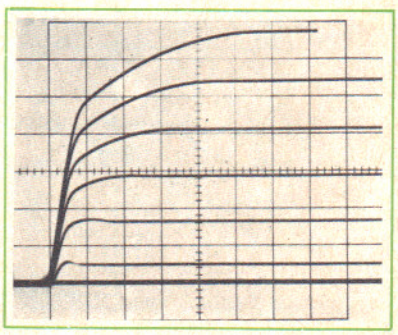


Foto 6 — Caratteristiche di uscita V_{ce}, I_c del transistore NPN BF 415 (verticale 2mA/div; orizzontale 0,5V/div; I_b = 50μA).

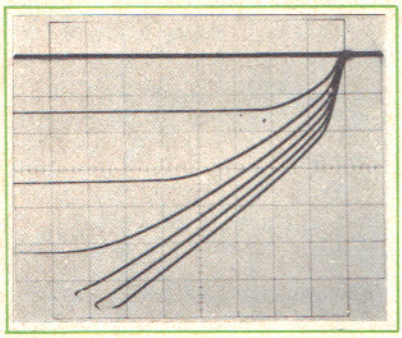


Foto 7 — Caratteristiche di uscita $-V_{ce}$, $-I_c$ del transistore PNP BF 416 nelle stesse condizioni di misura della foto 6.

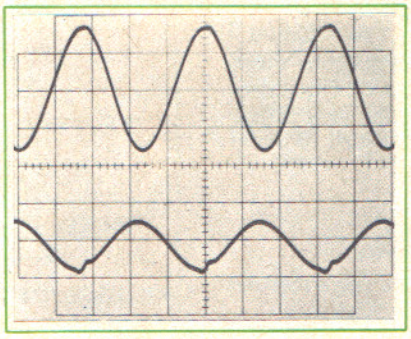


Foto 8 — Il segnale in uscita (f = 100 kHz) presenta delle non linearità dovute alla cattiva saturazione del BF 416.

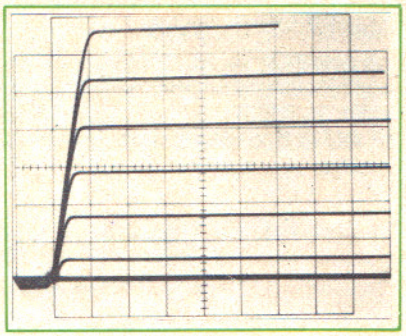


Foto 9 — Caratteristiche di uscita del BD 139 NPN. La spaziatura tra le varie curve I_b è regolarissima.

Stabilità in saturazione

Un particolare cenno merita il discorso sulla saturazione (clipping) dell'amplificatore. In questo caso il transistore T_9 o T_{10} si trova ad avere la giunzione base collettore polarizzata direttamente; il tempo di recupero di T_9 o T_{10} all'uscita della saturazione è estremamente elevato in quanto la giunzione si deve svuotare dei portatori di carica (foto 12).
Ponendo i diodi D_1 e D_2 in parallelo alle giunzioni di collettore, si evita che queste vadano in conduzione diretta e i tempi di recupero diventano, così estremamente più brevi, mentre all'interno del loop non si generano picchi di tensione con un generale miglioramento della forma d'onda del segnale saturato (foto 13).

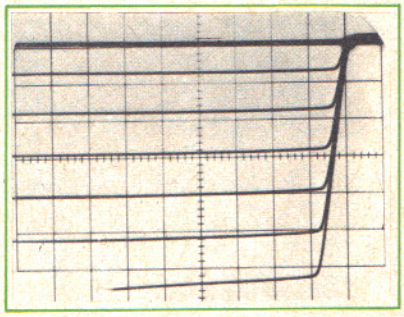


Foto 10 — Caratteristiche di uscita del BD 140 PNP. La spaziatura regolarissima in zona di saturazione conduce al risultato della foto 11.

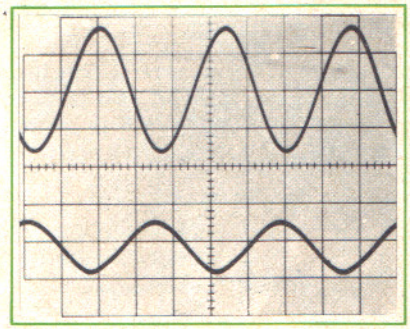


Foto 11 — Le non linearità presenti in foto 8 sono scomparse; il segnale in uscita non presenta distorsioni.

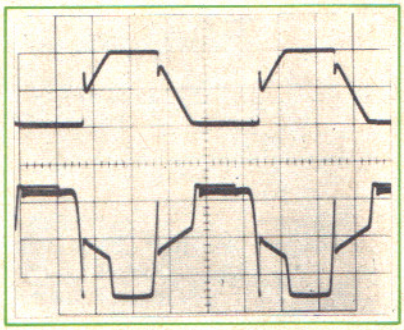


Foto 12 — Nella traccia superiore si vede il comportamento al clipping dell'amplificatore; il segnale presenta dei picchi dovuti al fatto che le giunzioni base collettore dei transistori T_9 e T_{10} sono polarizzate direttamente.

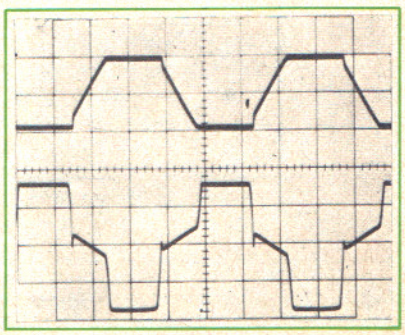


Foto 13 — Risposta al clipping come in foto 12 ma con diodi in parallelo alle giunzioni base – collettore degli stessi transistori in modo che queste ultime non risultino mai polarizzate direttamente. I risultati sono notevolmente migliori.

Rumore di fondo

Il rumore di fondo dell'intero amplificatore è determinato essenzialmente da quello dello stadio d'ingresso G_1. A questo rumore contribuisce sia il differenziale T_1 e T_2 sia i transistori T_3 e T_4. Con correnti di drain dell'ordine di 2 mA la densità del rumore del differenziale a Fet, per una coppia del tipo U 404 (Siliconix), è dell'ordine di 4 nV/$\sqrt{Hz}$. Per quanto riguarda i transistori T_3 e T_4, nel caso si usi la serie BC 317 B, la figura di rumore può essere contenuta in circa 2 dB. Tutto ciò porta ad un rumore equivalente d'ingresso per l'intero stadio differenziale di circa 7 nV/$\sqrt{Hz}$. Per una banda di misura di 22.500 Hz la tensione di rumore in uscita equivale a:

$$V_{noise} = d \cdot \sqrt{B} \cdot G_{CL} = 10.5\ \mu V$$

ove d = densità del rumore, B = banda di misura
G_{CL} = guadagno ad anello chiuso, per cui il rapporto S/N per 1 V in uscita è dato da:

S/N (lin) = 99,6 dB
S/N (pes A) S/N (lin) + 3 dB = 102,6 dB

Nel caso dell'amplificatore in esame le misure sperimentali sono risultate perfettamente coincidenti con i valori previsti teoricamente. Se la funzione di trasferimento ad anello chiuso non è costante in frequenza, come avviene nel circuito RIAA, si può applicare il programma sviluppato in appendice A per il calcolo del rumore efficace mediante una calcolatrice programmabile TI 59.

Amplificatore RIAA

Un amplificatore RIAA con guadagno di 34 dB deve avere una funzione di trasferimento il cui andamento è quello di figura 15. Questa può essere ottenuta mediante la classica rete di reazione a due poli e due zeri di figura 16 per la quale si può scrivere:

(21) $$F(s) = 1 + \frac{1}{R}\left(\frac{R_1}{1+s\tau_1} + \frac{R_2}{1+s\tau_2}\right) = 1 + \frac{K(1+s\tau)}{(1+s\tau_1)(1+s\tau_2)} =$$

$$= \frac{s^2\tau_1\tau_2 + s(\tau_1+\tau_2+K\tau)+(1+K)}{(1+s\tau_1)(1+s\tau_2)}$$

dove

$$\tau = (C_1+C_2)\cdot(R_1 /\!/ R_2)$$

$$K = \frac{R_1+R_2}{R}$$

$$\tau_1 = R_1 \cdot C_1 = 75\,\mu s$$

$$\tau_2 = R_2 \cdot C_2 = 3180\,\mu s$$

(22) $$K = G(1\,kHz)\cdot G_0 - 1 \qquad G_0 = 9.89808$$

per cui si ha

(23) $$R = \frac{R_1(\tau_2-\tau_1)}{K(\tau-\tau_1)}$$

(24) $$R_1 = RK\,\frac{(\tau-\tau_1)}{(\tau_2-\tau_1)}$$

(25) $$R_2 = RK - R_1$$

(26) $$C_1 = \frac{\tau_1}{R_1}$$

(27) $$C_2 = \frac{\tau_2}{R_2}$$

(28) $$\tau = \frac{1}{K}\left[\frac{(1+K)}{\pi\cdot 10^3} - 2.505\cdot 10^{-3}\right]$$

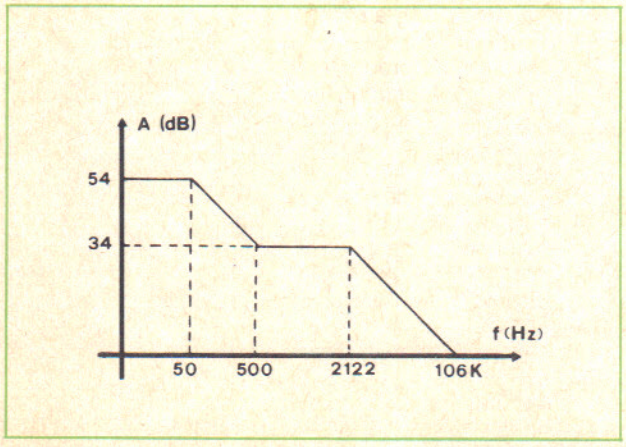
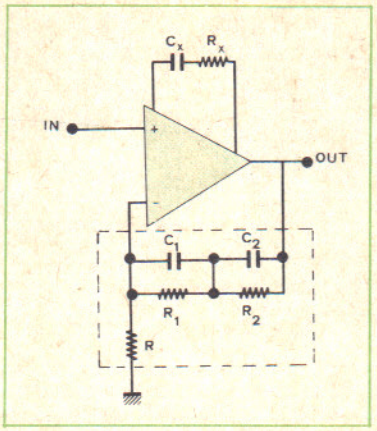


Figura 15 — Diagramma di Bode del modulo della funzione di trasferimento del circuito RIAA con guadagno a 1 kHz di 34 dB.



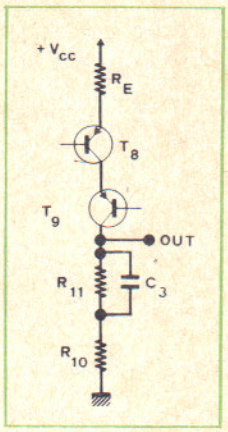


Figura 16 — (a sinistra) Schema dell'amplificatore operazionale con rete di equalizzazione RIAA nella rete di reazione.
Figura 17 — (a destra) La rete di carico del secondo stadio G_2 completa l'andamento della deenfasi RIAA ad anello aperto insieme al polo dominante, permettendo, così, al fattore di controreazione di mantenersi costante entro la banda audio.

Per incrementare la stabilità è conveniente porre lo zero di G_1 intorno a 1,3 MHz per cui R_X è data da (14):

$$R_x = \frac{1}{2\cdot\pi\cdot 1.3\cdot 10^6\cdot 470\cdot 10^{-12}} \cong 270\,\Omega$$

Se con lo stadio G_2 si realizza una variazione di guadagno simile a quella della decodifica RIAA, sotto i 500 Hz allora tutta la funzione di trasferimento ad anello aperto presenta lo stesso andamento di quella ad anello chiuso con fattore di controreazione costante in frequenza; ciò si ottiene facilmente sostituendo la resistenza R_C di figura 6 con una rete come quella indicata in figura 17. La funzione di trasferimento di questa particolare rete è data da:

$$F(s) = \frac{R_{11}+R_{10}}{R_E}\cdot\frac{1+sC_3R_P}{1+sC_3R_{11}}$$

con $R_P = R_{11} /\!/ R_{10}$

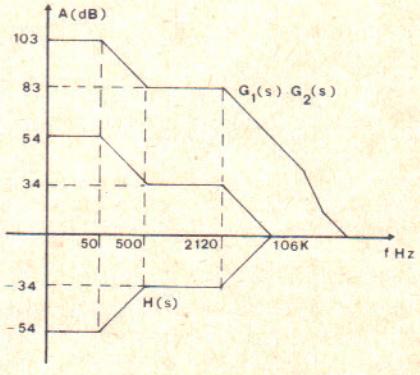


Figura 18 — Il diagramma di Bode di $|G_1.G_2|$ ad anello aperto presenta lo stesso andamento in frequenza della deenfasi RIAA.

con i seguenti valori:

R_{11} = 100 kohm R_{10} = 12 kohm
C_3 = 33 nF e R = 270 ohm

si ha:

G (0) = 52.4 dB con f_p = 48 Hz e f_z = 450 Hz.

Il risultato finale della funzione di anello aperto e chiuso è quello riportato in figura18.

Conclusioni

Riassumere in poche pagine tutti i criteri di progetto di un amplificatore operazionale per alta fedeltà è impresa pressochè impossibile, non basterebbe un trattato; tuttavia si è cercato di sintetizzare i punti salienti che debbono guidare un progettista. Ovviamente molti dei circuiti descritti si sarebbero potuti sviluppare tramite altre topologie elettroniche, ma i risultati finali, con un progetto corretto, non sarebbero stati dissimili da quelli esposti. L'uso di un calcolatore programmabile, oltre a rendere più facile la scelta di particolari reti rispetto ad altre, permette in alcuni casi, come per il rumore di fondo, di simulare i risultati finali con l'evidente comodità di poter fare a priori scelte tecniche non altrimenti possibili se non a livello sperimentale.

APPENDICE A

Mediante una calcolatrice programmabile TI 59 è possibile sviluppare la tensione equivalente di rumore in uscita da un circuito operazionale conoscendo la sua funzione di trasferimento ad anello chiuso e la densità del rumore equivalente all'ingresso, espressa in V/√Hz. La tensione efficace di una forma d'onda non periodica è data da:

(A1) $$V_{noise(eff)} = \sqrt{\int_0^{\infty} |V(f)|^2 df}$$

dove V(f) è una funzione continua della densità spettrale con dimensioni [V/√Hz.]. Se il rumore in ingresso è a larga banda e a densità costante (rumore bianco) e se la funzione di trasferimento è H(f) allora si ha:

(A2) $$V_{noise(eff)} = K \cdot \sqrt{\int_0^{\infty} |H(f)|^2 df}$$

Si può calcolare in questo modo la larghezza di banda equivalente di rumore NBW (Noise band width)

(A3) $$NBW_{(Hz)} = \frac{1}{|H(f_o)|^2} \cdot \int_0^{\infty} |H(f)|^2 df$$

dove alla frequenza f_o la funzione H(f) è massima. Combinando le formule (A2) e (A3) si giunge a:

(A4) $$V_{noise(eff)} = K \cdot H(f_o) \cdot \sqrt{NBW}$$

Il programma fornisce, per ogni ottava dell'intervallo della banda di frequenza prescelta, l'integrale del quadrato del modulo della funzione di trasferimento, la larghezza della banda equivalente del rumore, il valore massimo della funzione di trasferimento ed il rumore efficace in uscita del circuito operazionale.

Rumore del circuito RIAA

Per calcolare il rumore efficace all'uscita di un circuito RIAA occorre inserire sotto l'etichetta A' il modulo quadro della funzione di trasferimento:

(A5) $$|H(f)|^2 = \frac{(K+1)^2 \cdot |1+(f/500)^2|}{|1+(f/50)^2| \cdot |1+(f/2122)^2|}$$

e porre nei registri R_{18}, R_{19}, R_{21} e R_{22} i seguenti dati:

2122	STO 18	(K+1)	STO 21
50	STO 19	500	STO 22

Il guadagno in continua (K+1) della rete RIAA è dato da:

(A6) $$(K+1) = G\ (1kHz) \cdot 9{,}89808$$

Supponendo che il guadagno a 1kHz sia pari a 50 (2 mV input per 100 mV in output) cioè 34 dB e che la densità del rumore in ingresso sia di 7 nV/√Hz, si ottiene una tensione efficace di rumore in uscita di circa 32 μV che dà i seguenti S/N:

S/N (lin) = 70 dB S/N (pes A) = 73 dB
con una tensione equivalente in ingresso di:
V_{eq} (lin) = 630 nV V_{eq} (pes A) = 450 nV

Istruzioni per l'uso del programma

Passi	Istruzioni	Tasti da premere
1	Predisporre la ripartizione di memoria	3 OP 17
2	Inserire il programma come da lista	LISTA
3	Intestazione programma (solo con la stampante PC 100)	E'
4	Inserire il quadrato del modulo della funzione di trasferimento $\|H(f)\|^2$, registri a disposizione da R_{18} a R_{29}, passi a disposizione dal 596 al 719	GTO A' LRN
5	Inserire il limite inferiore della banda di calcolo f_{min} (Hz)	A
6	Inserire il limite superiore della banda di calcolo f_{max} (Hz)	B
7	Calcolare NBW (Hz)	D
8	Calcolare NBW in dB riferito ad una larghezza di banda di 1 Hz	R/S
9	Calcolare $\|H(f_o)\|$	E
10	Inserire la densità del rumore equivalente in ingresso K ($V_{eff}/\sqrt{Hz}$)	C sul display appare la tensione di rumore in uscita.

Listing

```
000  76 LBL
001  10 E'
002  25 CLR
003  69 DP
004  00  00
005  03  3
006  05  5
007  03  3
008  00  0
009  03  3
010  06  6
011  00  0
012  00  0
013  01  1
014  03  3
015  69 DP
016  01  01
017  03  3
018  01  1
019  01  1
020  06  6
021  00  0
022  00  0
023  03  3
024  01  1
025  01  1
026  04  4
027  04  4
028  03  3
029  69 DP
030  02  02
031  04  4
032  03  3
033  00  0
034  00  0
035  03  3
036  03  3
037  03  3
038  05  5
039  03  3
040  02  2
041  69 DP
042  03  03
043  02  2.
044  02  2
045  03  3
046  05  5
047  01  1
048  03  3
049  03  3
050  00  0
051  00  0
052  00  0
053  69 DP
054  04  04
055  69 DP
056  05  05
057  98 ADV
058  98 ADV
059  91 R/S
060  76 LBL
061  11  A
062  42 STO
063  14  14
064  69 DP
065  00  00
066  02  2
067  01  1
068  03  3
069  00  0
070  02  2
071  04  4
072  03  3
073  01  1
074  00  0
075  00  0
076  69 DP
077  01  01
078  05  5
079  05  5
080  02  2
081  03  3
082  04  4
083  06  6
084  05  5
085  06  6
086  06  6
087  04  4
088  69 DP
089  02  02
090  69 DP
091  05  05
092  43 RCL
093  14  14
094  99 PRT
095  91 R/S
096  76 LBL
097  12  B
098  42 STO
099  17  17
100  69 DP
101  00  00
102  02  2
103  01  1
104  03  3
105  00  0
106  01  1
107  03  3
108  04  4
109  04  4
110  00  0
111  00  0
112  69 DP
113  01  01
114  05  5
115  05  5
116  02  2
117  03  3
118  04  4
119  06  6
120  05  5
121  06  6
122  06  6
123  04  4
124  69 DP
125  02  02
126  69 DP
127  05  05
128  43 RCL
129  17  17
130  99 PRT
131  53  (
132  53  (
133  43 RCL
134  17  17
135  55  ÷
136  43 RCL
137  14  14
138  54  )
139  23 LNX
140  55  ÷
141  02  2
142  23 LNX
143  54  )
144  42 STO
145  09  09
146  69 DP
147  00  00
148  03  3
149  02  2
150  01  1
151  05  5
152  03  3
153  07  7
154  01  1
155  03  3
156  04  4
157  02  2
158  69 DP
159  01  01
160  01  1
161  07  7
162  03  3
163  06  6
164  06  6
165  04  4
166  00  0
167  00  0
168  00  0
169  00  0
170  69 DP
171  02  02
172  69 DP
173  05  05
174  43 RCL
175  09  09
176  99 PRT
177  98 ADV
178  25 CLR
179  42 STO
180  07  07
181  42 STO
182  13  13
183  76 LBL
184  17 B'
185  53  (
186  43 RCL
187  14  14
188  65  ×
189  02  2
190  45 Y^x
191  43 RCL
192  07  07
193  54  )
194  36 PGM
195  09  09
196  11  A
197  53  (
198  24 CE
199  65  ×
200  02  2
201  54  )
202  36 PGM
203  09  09
204  12  B
205  01  1
206  00  0
207  36 PGM
208  09  09
209  13  C
210  36 PGM
211  09  09
212  14  D
213  99 PRT
214  44 SUM
215  13  13
216  53  (
217  43 RCL
218  09  09
219  59 INT
220  75  -
221  01  1
222  54  )
223  32 X:T
224  43 RCL
225  07  07
226  67  EQ
227  19 D'
228  69 DP
229  27  27
230  61 GTO
231  17 B'
232  76 LBL
233  19 D'
234  53  (
235  43 RCL
236  14  14
237  65  ×
238  02  2
239  45 Y^x
240  43 RCL
241  09  09
242  59 INT
243  54  )
244  36 PGM
245  09  09
246  11  A
247  53  (
248  43 RCL
249  14  14
250  65  ×
251  02  2
252  45 Y^x
253  43 RCL
254  09  09
255  54  )
256  36 PGM
257  09  09
258  12  B
259  01  1
260  00  0
261  36 PGM
262  09  09
263  13  C
264  36 PGM
265  09  09
266  14  D
267  99 PRT
268  44 SUM
269  13  13
270  43 RCL
271  13  13
272  98 ADV
273  99 PRT
274  98 ADV
275  91 R/S
276  76 LBL
277  13  C
278  22 INV
279  52 EE
280  42 STO
281  10  10
282  69 DP
283  00  00
284  02  2
285  06  6
286  05  5
287  05  5
288  04  4
289  02  2
290  06  6
291  03  3
292  05  5
293  02  2
294  69 DP
295  01  01
296  02  2
297  03  3
298  04  4
299  06  6
300  05  5
301  06  6
302  06  6
303  04  4
304  00  0
305  00  0
306  69 DP
307  02  02
308  69 DP
309  05  05
310  43 RCL
311  10  10
312  57 ENG
313  99 PRT
314  98 ADV
315  53  (
316  43 RCL
317  13  13
318  34 fx
319  65  ×
320  43 RCL
321  10  10
322  54  )
323  42 STO
324  11  11
325  22 INV
326  57 ENG
327  00  0
328  01  1
329  03  3
330  03  3
331  01  1
332  03  3
333  06  6
334  04  4
335  03  3
336  01  1
337  07  7
338  69 DP
339  01  01
340  03  3
341  05  5
342  00  0
343  00  0
344  06  6
345  04  4
346  00  0
347  00  0
348  00  0
349  00  0
350  69 DP
351  02 -02
352  69 DP
353  05  05
354  69 DP
355  00 .00
356  04  4
357  02  2
358  03  3
359  05  5
360  03  3
361  00  0
362  03  3
363  06  6
364  69 DP
365  04  04
366  43 RCL
367  11  11
368  57 ENG
369  69 DP
370  06  06
371  22 INV
372  57 ENG
373  98 ADV
374  91 R/S
375  76 LBL
376  14  D
377  29 CP
378  43 RCL
379  09  09
380  42 STO
381  16  16
382  59 INT
383  42 STO
384  09  09
385  25 CLR
386  42 STO
387  07  07
388  76 LBL
389  38 SIN
390  01  1
391  00  0
392  42 STO
393  08  08
394  00  0
395  42 STO
396  06  06
397  76 LBL
398  39 COS
399  71 SBR
400  30 TAN
401  16 A'
402  18 C'
403  69 DP
404  26  26
405  97 DSZ
406  08  08
407  39 COS
408  69 DP
409  27  27
410  97 DSZ
411  09  09
412  38 SIN
413  71 SBR
414  89  π
415  32 X:T
416  42 STO
417  15  15
418  35 1/x
419  65  ×
420  43 RCL
421  13  13
422  95  =
423  42 STO
424  12  12
425  69 DP
426  00  00
427  03  3
428  01  1
429  01  1
430  04  4
431  04  4
432  03  3
433  00  0
434  00  0
435  06  6
436  04  4
437  69 DP
438  01  01
439  69 DP
440  05  05
441  69 DP
442  00  00
443  02  2
444  03  3
445  04  4
446  06  6
447  69 DP
448  04  04
449  43 RCL
450  12  12
451  69 DP
452  06  06
453  98 ADV
454  91 R/S
455  69 DP
456  00  00
457  03  3
458  01  1
459  01  1
460  04  4
461  04  4
462  03  3
463  00  0
464  00  0
465  06  6
466  04  4
467  69 DP
468  01  01
469  69 DP
470  05  05
471  01  1
472  06  6
473  01  1
474  04  4
475  69 DP
476  04  04
477  43 RCL
478  12  12
479  28 LOG
480  65  ×
481  01  1
482  00  0
483  95  =
484  69 DP
485  06  06
486  98 ADV
487  98 ADV
488  91 R/S
489  76 LBL
490  30 TAN
491  53  (
492  43 RCL
493  14  14
494  65  ×
495  02  2
496  45 Y^x
497  43 RCL
498  07  07
499  65  ×
500  53  (
501  02  2
502  22 INV
503  45 Y^x
504  01  1
505  00  0
506  54  )
507  45 Y^x
508  43 RCL
509  06  06
510  54  )
511  68 NOP
512  92 RTN
513  76 LBL
514  18 C'
515  22 INV
516  77  GE
517  58 FIX
518  32 X:T
519  76 LBL
520  58 FIX
521  92 RTN
522  76 LBL
523  15  E
524  69 DP
525  00  00
526  02  2
527  03  3
528  05  5
529  05  5
530  02  2
531  01  1
532  05  5
533  06  6
534  00  0
535  00  0
536  69 DP
537  01  01
538  03  3
539  00  0
540  01  1
541  03  3
542  04  4
543  04  4
544  00  0
545  00  0
546  06  6
547  04  4
548  69 DP
549  02  02
550  69 DP
551  05  05
552  43 RCL
553  15  15
554  34 fx
555  99 PRT
556  98 ADV
557  91 R/S
558  76 LBL
559  89  π
560  00  0
561  42 STO
562  06  06
563  53  (
564  53  (
565  01  1
566  85  +
567  53  (
568  43 RCL
569  16  16
570  75  -
571  43 RCL
572  07  07
573  54  )
574  65  ×
575  01  1
576  00  0
577  54  )
578  59 INT
579  54  )
580  42 STO
581  08  08
582  76 LBL
583  33 X²
584  71 SBR
585  30 TAN
586  16 A'
587  18 C'
588  69 DP
589  26  26
590  97 DSZ
591  08  08
592  33 X²
593  92 RTN
LISTA RIAA
596  76 LBL
597  16 A'
598  42 STO
599  20  20
600  24 CE
601  53  (
602  43 RCL
603  21  21
604  33 X²
605  65  ×
606  53  (
607  01  1
608  85  +
609  53  (
610  43 RCL
611  20  20
612  55  ÷
613  43 RCL
614  22  22
615  54  )
616  33 X²
617  54  )
618  55  ÷
619  53  (
620  01  1
621  85  +
622  53  (
623  43 RCL
624  20  20
625  55  ÷
626  43 RCL
627  19  19
628  54  )
629  33 X²
630  54  )
631  55  ÷
632  53  (
633  01  1
634  85  +
635  53  (
636  43 RCL
637  20  20
638  55  ÷
639  43 RCL
640  18  18
641  54  )
642  33 X²
643  54  )
644  54  )
645  92 RTN
646  91 R/S
```

Esempi di calcolo

amplificatore lineare

```
RMS AND NBW PROGRAM


FMIN (HZ)=
          22.5
FMAX (HZ)=
         22500.
OCTAVES=
 9.965784285

        2250.
        4500.
        9000.
       18000.
       36000.
       72000.
      144000.
      288000.
      576000.
     1098000.

     2247750.

NBW =
      22477.5        HZ

NBW =
 43.51748006         DB


H(F) MAX =
          10.

K(V/√HZ)=
          7.-09

ANSWER =
   10.494749-06 VRMS
```

equalizzatore RIAA

```
RMS AND NBW PROGRAM


FMIN (HZ)=
          22.5
FMAX (HZ)=
         22500.
OCTAVES=
 9.965784285

 3812131.057
 4117906.567
 3072164.029
 2022467.241
 1614319.779
 1741786.794
 1878290.261
 1490496.024
 891632.3507
  458542.152

 21099706.26

NBW =
 103.3928367         HZ

NBW =
 20.14490451         DB


H(F) MAX =
 451.7449309

K(V/√HZ)=
          7.-09

ANSWER =
   32.154114-06 VRMS
```

BIBLIOGRAFIA

[1] Tobey — Graeme — Huelsman, *«Operational Amplifier»* Burr — Brown (Mc Graw — Hill) 1971.

[2] Pettit — Mc Whorter, *«Electronic Amplifier Circuits»* (Mc Graw — Hill) 1961

[3] Gray — De Witt — Boothroyd — Gibbons, *«Physical electronic and Circuit Models of Transistors»*, (John Wiley & Sons) 1964.

[4] Sevin, *«Field Effect Transistors»*, (Mc Graw — Hill) 1965.

[5] Thaler and Brown, *«Servomechanism Analysis»*, (Mc Graw — Hill) 1953

[6] Di Stefano, Stubberd and Williams, *«Feedback and Control Systems»* Schaum's Outline (Mc Graw — Hill) 1967.

[7] Cantarano — Pallottino, *«Elettronica Integrata»* Vol. 1, (Etas Libri) 1975.

[8] Millman — Halkias, *«Electronic Devices»*, (Mc Graw — Hill) 1967.

[9] Millman — Halkias, *«Integrated Electronics»*, (Mc Graw — Hill) 1972.

[10] Barabaschi — Tasselli, *«Elementi di servomeccanismi e controlli»*, Zanichelli 1975.

[11] Scerch — Tazzioli, *«Elettronica dei sistemi lineari e non lineari»* Ed. Bizzarri — Roma 1973.

[12] A. Morando, *«Introduzione analitica alla distorsione di intermodulazione dinamica.»* I.A.F. 1 — Aprile 1977. Roma

[13] M. Otala, *«Circuits design modifications for minimizing TID in audio amplifiers»* J.A.E.S. vol. 20 n. 6 June 1972

[14] Linear Applications Vol.2, *«National Semiconductor Corporation»* 1976.

[15] Gray and Meyer, *«Recent advances in monolithic operational amplifier design»* IEEE Trans. Circuits and Systems Vol CAS–21, May 1974.

[16] Fitchen, *«Low Noise Elecronic Design»*, (John Wiley & Sons) 1973.

[17] Sherwin, *«Noise Specs Confusing»* Application Note AN 104, National Semiconductor 1975.

[18] Donn Soderquist, *«Minimizzazione del rumore nelle applicazioni degli amplificatori operazionali»* Elettronica Oggi, Ottobre 1977.

[19] Electronic Design Vol. 27, 4/1/1979.